微 电 子 制 造 科 学 与 工 程

The Science and Engineering of Microelectronic Fabrication

主讲：王华涛

知人者智，自知者明。
胜人者有力，自胜者强。
---老子，道德经

哈尔滨工业大学（威海）
材料科学与工程学院

办公室：**A楼208**
Email：wanghuatao@hit.edu.cn

更新日期：**2017**年**2**月**26**日

修改记录

- 20170226
- 1 泰坦尼克 电报员，图片和故事补充
- 2

课程目的及基本要求

- 课程教学目的和要求___微电子制造科学与工程
  - 了解电子封装对象的基本材料、工艺及封装测试方法
  - 了解半导体集成电路制造的全过程
  - 掌握单项工艺的基本制造过程
- 教材
  - **Stephen A. Campbell**，微纳尺度制造工程技术（第三版），电子工业出版社，**2011.5**；

    英文版：**Fabrication Engineering at the Micro and Nanoscale**, Oxford University Press, 2008

    微电子制造科学原理与工程技术（第二版），电子工业出版社
- 课程考核方式
  - 闭卷考试**70**％＋平时成绩**30**％（出勤、作业）
- 推荐读物和资料
  - ☆☆☆☆☆　晶体之火_有网络资源
  - ☆☆☆　半导体里程碑_http://blog.sciencenet.cn/blog-652849-615811.html

WanghuataoHIT的个人博客
http://blog.sciencenet.cn/u/WanghuataoHIT [复制]

介绍博客

博客首页 动态 微博 博文 相册 主题 分享 好友 留言板

个人资料

王华涛的博客

装扮博客 发表博文
编辑头像 查看留言
学术名片 学术谱系

研究领域：
工程材料->无机非金属材料->半导体材料

名言录

▲细节决定成败，科学尤其如此。

▲实验绝不只是动手，首要的是动脑。

▲克服一切困难，想尽所有办法，将工作做到极致。

博文

认识论 2014-10-10

江雷院士援引毛主席语录："在生产斗争和科学实验范围内，人类总是不断发展的，自然界也总是不断发展的，永远不会停止在一个水平上。因此，人类总得不断地总结 ...

(366)次阅读 | (0)个评论

教育的目的 2014-10-10

发展独立思考和独立判断的一般能力，应当始终放在首位，而不应当把获得专业知识放在首位。如果一个人掌握了他的学科的基础理论，并且学会了独立地思考和工作，...

(358)次阅读 | (0)个评论

常用材料热导率 2014-09-14

1. 不锈钢 室温热导率 14 W/(m·K) ref 1 ref2 2. 钛 室温热导率 22 W/(m·K) ref1 ref2 TC4 钛合金 热导率 8 W/(m·K) ...

(1)次阅读 | (0)个评论

石墨烯 2014-08-27

1. Ruoff 石墨烯 全面 2. 石墨烯公司 1） 杭州格蓝丰纳米科技有限公司 2）

(449)次阅读 | (1)个评论

石墨烯导热 2014-08-27

1 Alexander A. Balandin 石墨烯热导率 石墨烯复合材料导热 2. 中科院 煤化所 陈成猛 研究员（导热是研究内容之一） 3. 中科院煤化所 王俊中 ...

博客目录

一、电子封装结构设计

二、微电子制造科学与工程

三、纳米材料与纳米结构

四、信息获取

五、实验

六、科普

七、成长

八、各领域专家网站

最近来访

杨新异 2015-01-16

王静 2015-01-16

paulke2014 2015-01-13

李望云

牛棱渊

张立伟

Prospective Students
- Undergraduate
- Graduate

Academics
- Undergraduate
- Graduate

Faculty
- Directory
- Research Groups

Alumni
Research and Industry
Resources and Forms
About
Staff Directory
Giving Opportunities

ECE Home

Electrical and Computer Engineering

Stephen A. Campbell
Professor
Presidential Young Investigator

教材作者

Area of expertise: Micro and Nanofabrication; materials for deeply scaled devices, MEMS and NEMS, semiconductor nanoparticles, nanoparticle devices, quantum dots, QD-LEDs

Education
Ph.D., Physics, 1978, Northwestern University, Evanston, IL, United States
M.S., Physics, 1978, Northwestern University, Evanston, IL, United States
B.A., Physics, 1975, College of St. Thomas, St. Paul, MN, United States

Contact information
Office: 1-165 Keller Hall
Telephone: (612) 625-6608
E-mail: scampbell@umn.edu
Personal Web Site http://www.ece.umn.edu/~campbell/

Honors/Awards
Sanford P. and Lenore Edgerton Bordeau Chair in Electrical and Computer Engineering 2007
Institute of Electrical and Electronic Engineers (IEEE) Fellow 2007
College of Science and Industry (formerly Institute of Technology) Distinguished Professor 2006
George W. Taylor Award for Distinguished Teaching 2005

Synopsis
In research, Professor Campbell is most well known for pioneering efforts in high permittivity (aka high-k) materials for the gate insulator in deeply scaled MOSFETs. This revolution in transistor design has now been adopted by most of the leading edge integrated circuit manufacturers. His other current interests include ultra high speed MEMS, where he has demonstrated sub-nanosecond mechanical switching, silicon nanoparticle devices where he is building transistors and quantum dot LEDs, and efficient thin film photovoltaics. In the education area, Professor Campbell leads the University's participation in Nano-Link, an

课程主要内容

- 第一篇 综述与题材（王）
  - 第一章 引论（王）
  - 第二章 衬底（王）
- 第二篇 热处理与离子注入（王&李）
  - 第三章 扩散（王）
  - 第四章 热氧化（李）
  - 第五章 离子注入（王）
  - 第六章 快速热处理（王）
- 第三篇 图形转移 （李）
- 第四篇 薄膜及概述（李）
- 第五篇 工艺集成概述（李）

第一篇 综述与题材

第一章 微电子制造引论

- 第一节 集成电路发展历史及规律
- 第二节 集成电路概述
- 第三节 集成电路制造工艺概述

第二章 半导体衬底

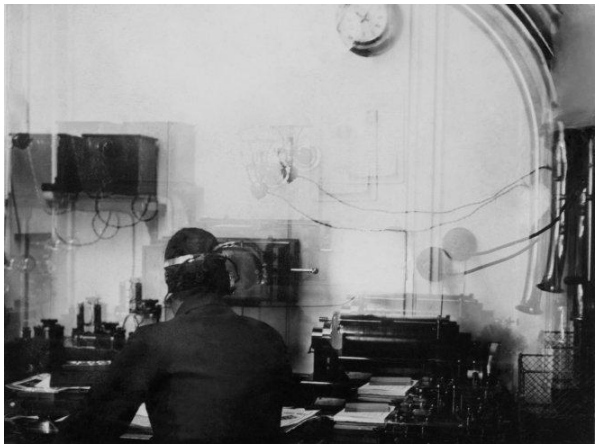
第一节 集成电路发展历史及规律

- 集成电路发展历史
  - 推荐资料，**集成电路溯源**（中国数字科技馆）
    http://amuseum.cdstm.cn/AMuseum/ic/index_02_01_01.html
- 摩尔(**Moore**)定律

泰坦尼克的悲剧与技术革新？

- 1912年4月15日 午夜 “我们撞上冰了，速来。”
- 泰坦尼克“永不沉没”
- http://www.xixik.com/content/6ecc3f5fa30ff2c4

卡帕西亚号电报员科塔姆
Harold Cottam



泰坦尼克的电报收发室

泰坦尼克

泰坦尼克的散步甲板

近现代第一次技术浪潮
----射频RF和无线电

1901年在纽芬兰岛收到了横跨大西洋的第一个无线电信息

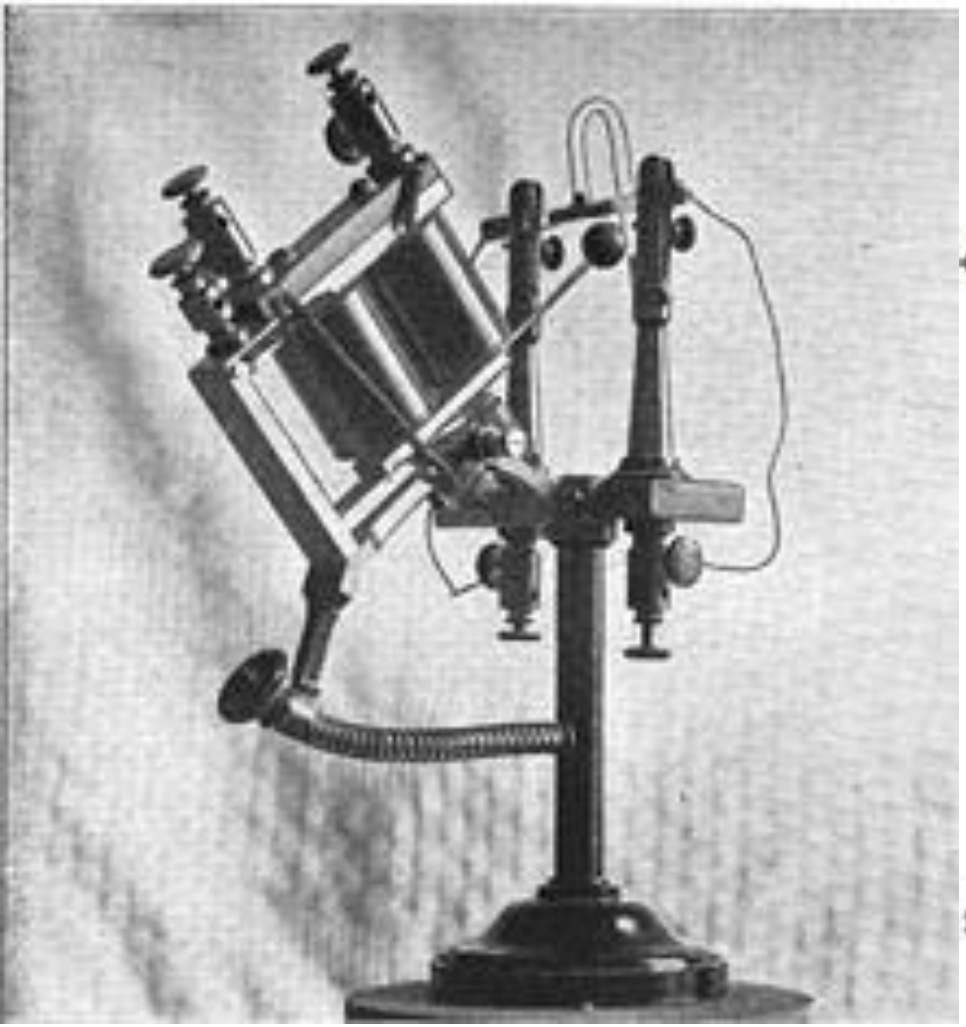
Marconi Coherer Receiver 1896
粉末检波器/金属屑检波器

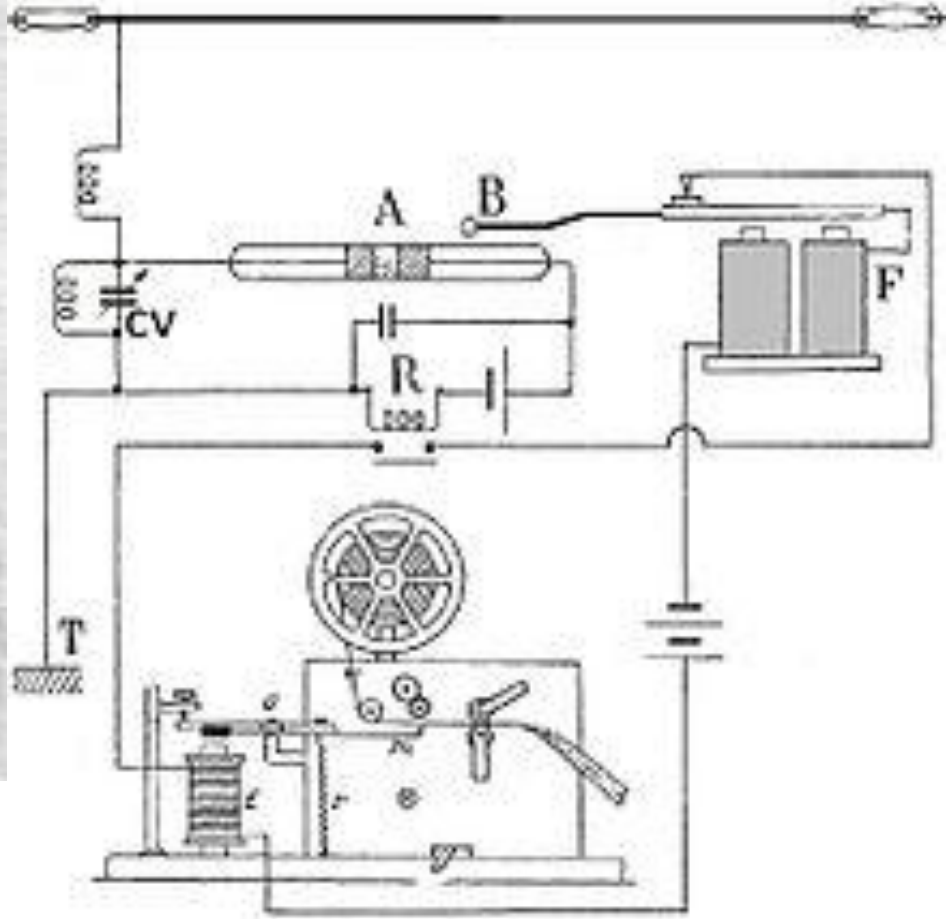
收音机和无线电革命开始于1901年的马可尼（Marconi,意大利，富裕家庭，少年未念正规学校，图书+实验）
1897年创立提供了无线电通讯业务的公司，由于传输范围在240km，故主要开展了船只和船只之间的通信业务。

Marconi 马可尼 无线电报 发明者

http://www.historyofpa.co.uk/pages/cw_iie_.htm

http://book.51cto.com/art/201012/241040.htm

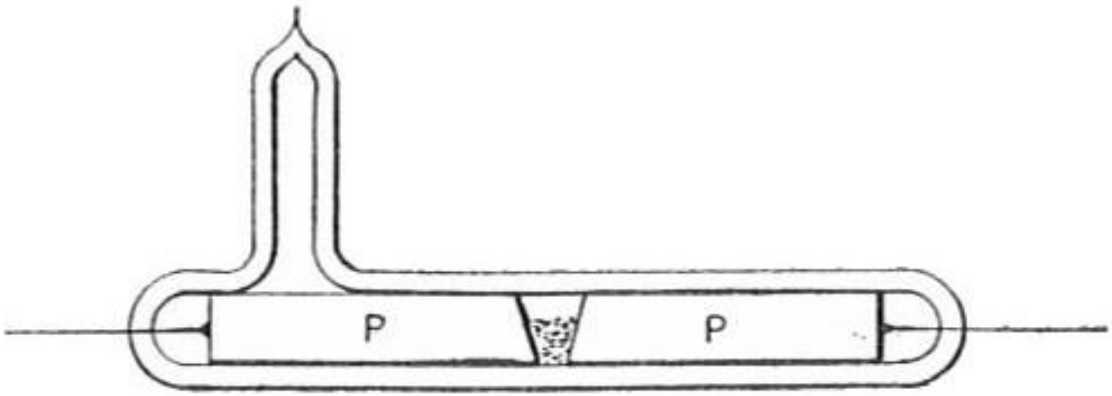




A coherer with electromagnet-operated "tapper" (decoherer), built by early radio researcher Emile Guarini around 1904.

The circuit of a coherer receiver, that recorded the received code on a Morse paper tape recorder.

http://en.wikipedia.org/wiki/Coherer

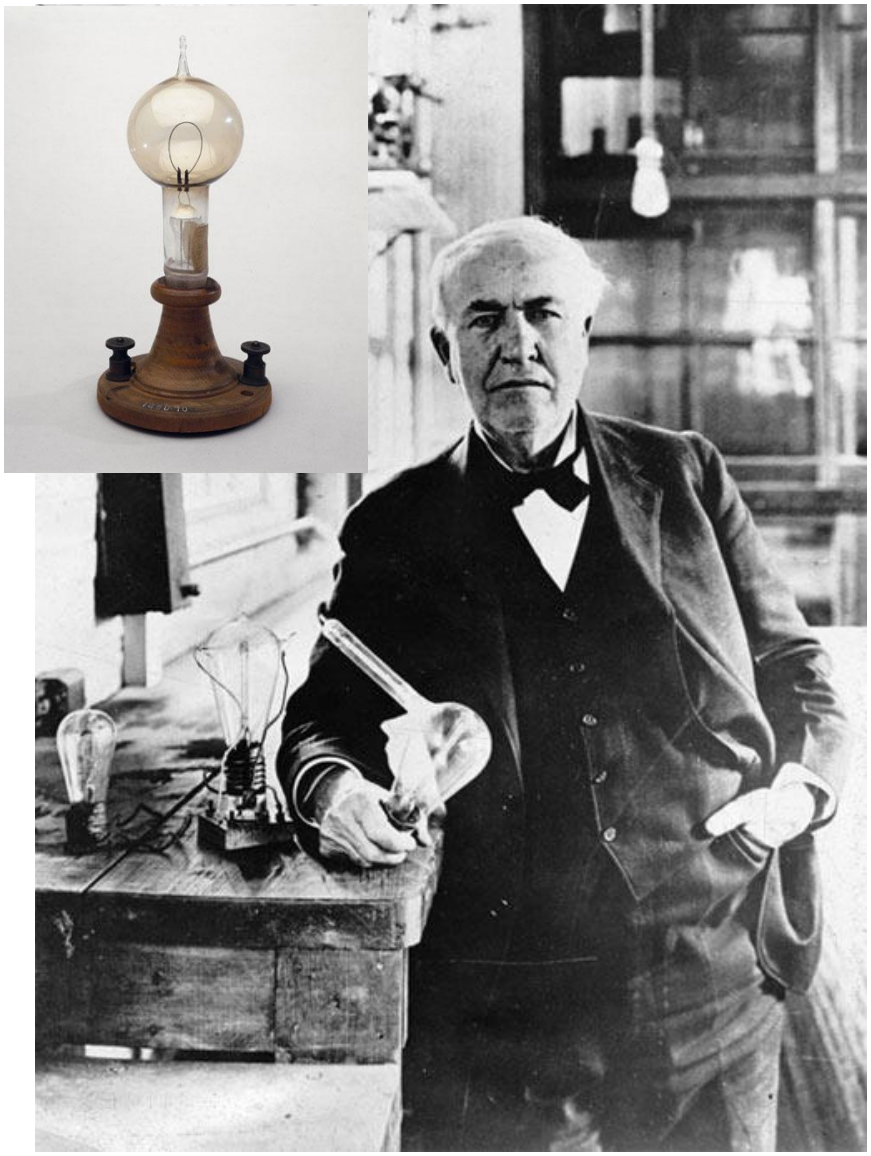


粉末检波器
金属屑检波器
Coherer
不灵敏

真空管中，两金属电极相隔几毫米，中间填充一些松散的铁磁性金属粉末
电极接收到无线电信号，粉末体减缩，电阻减小，直流从一个电极流过另一个电极

Drawing of a coherer, a radio wave detector used in the first radio receivers from about 1890 to 1910. The coherer was invented by Edouard Branly in 1890, but this widely used design was perfected by Guglielmo Marconi around 1900. It consists of an evacuated glass tube with two electrodes *(P)* spaced a few millimeters apart, with loose metal filings in the space between. When a radio signal from an antenna is applied across the electrodes, it causes the filings to clump together (cohere), reducing their resistance. This allowed a current from a battery to flow in a DC circuit attached to the electrodes, making a click sound in an earphone or a mark on a paper tape, to record the code symbol received. The filings used in this Marconi coherer were made of **90% nickel - 10% silver**. The slanting ends of the electrodes allowed the sensitivity of the device to be adjusted somewhat by rotating the tube, changing the space occupied by the filings.

http://commons.wikimedia.org/wiki/File:Marconi_coherer_tube_(Rankin_Kennedy,_Electrical_Installations,_Vol_V,_1903).jpg



1883年，爱迪生Edison
碳丝电灯寿命短
希望通过加进一铜线来阻止C挥发

他注意到，在抽出空气的灯泡内放置灯丝和一块小金属片，当灯丝加热时，虽然灯丝和金属片不接触（金属片上加正压），会有负电子流向金属片，就像真空会导电一样。爱迪生当时感到很迷惑，没过多思考。但把这一现象记录下来，并申请了一个没有说明任何用途的专利，这一现象后来被称为“爱迪生效应”。

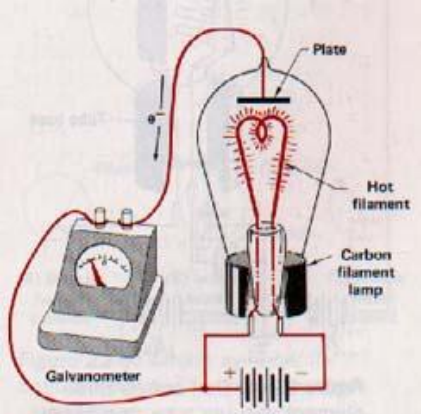
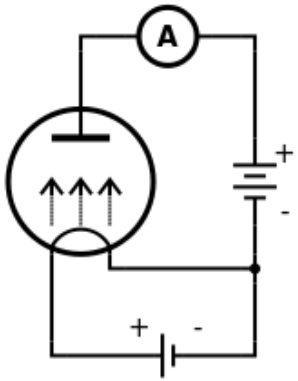


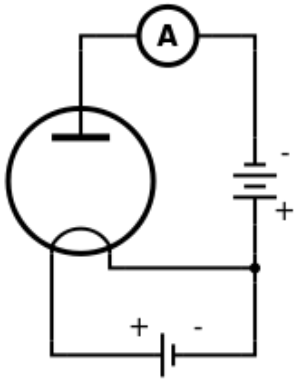
Figure 22-2. The Edison effect.

Made by the American inventor Thomas Alva Edison (1847-1931). Edison's lamp had a single loop of carbon which glowed when a current flowed through it. The glass bulb contained a partial vacuum; there was so little oxygen in the bulb that the filament could get very hot without catching fire.

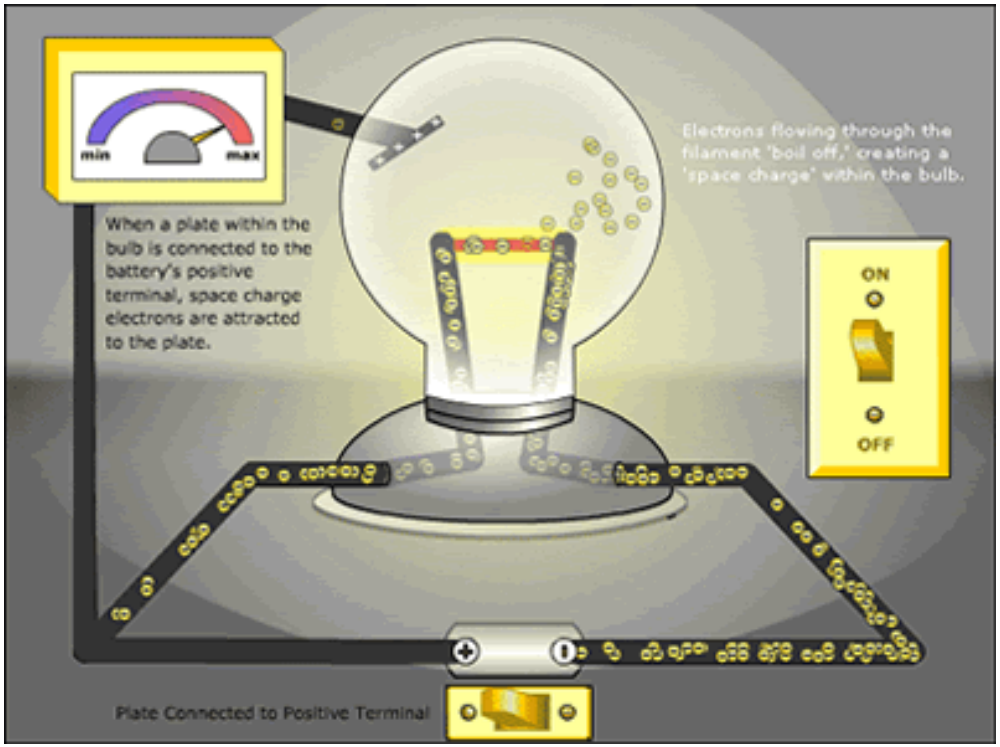
Edison Effect



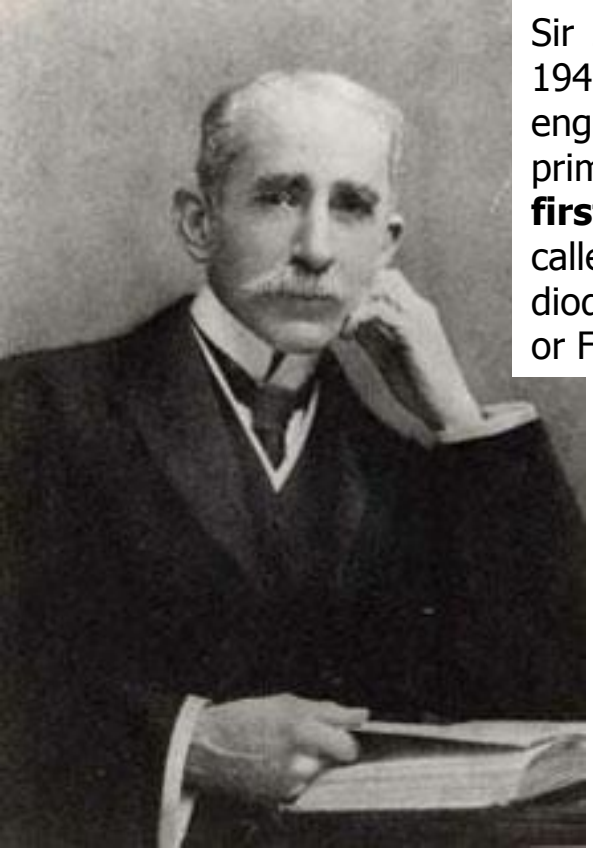
Electron flow



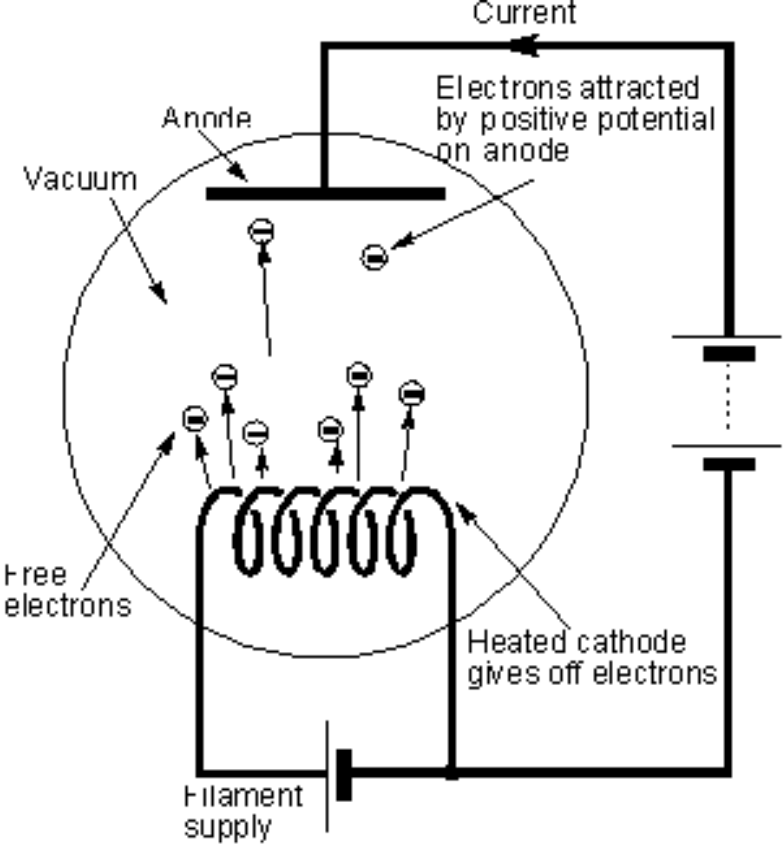
No current



- 热电子发射，又称爱迪生效应，Edison effect
- 在室温下,只有极少量电子的动能超过逸出功,从金属表面逸出的电子微乎其微.
- 当金属温度上升到1000℃以上时,动能超过逸出功的电子数目极具增多,大量电子由金属中逸出,这就是热电子发射.
- 若无外电场,逸出的热电子在金属表面附近堆积,成为空间电荷,它将阻止热电子继续发射.



Sir John Ambrose Fleming (1849–1945) was an English electrical engineer and physicist, known primarily for inventing in 1904 **the first *vacuum tube***. It was also called a thermionic valve, vacuum diode, kenotron, thermionic tube, or Fleming valve.

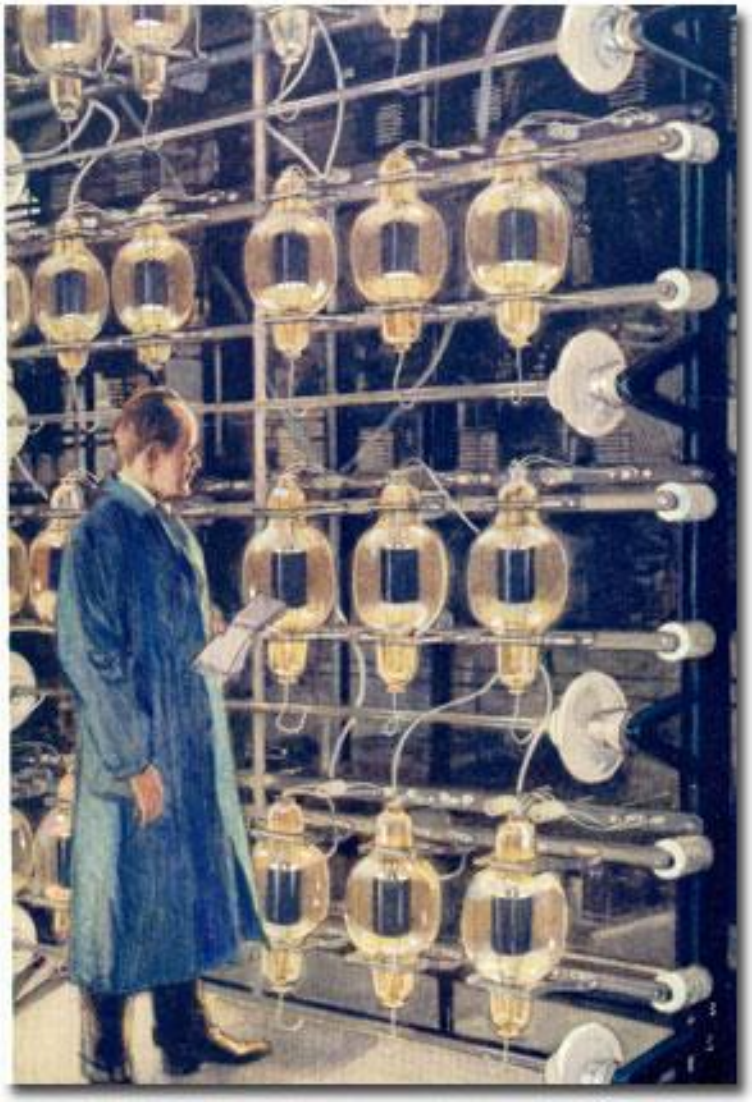


这一发现，引起了英国年轻工程师弗莱明Fleming的注意。他当时在马可尼电报公司工作，为找到一件可靠的检波手段而烦恼。

他在灯泡中加一块金属片，以碳丝为阴极，以铜片为阳极，则灯泡中的电子就能实现单向流动，就可以成为一个有效地检测微弱电报信号的检波器。

经过多次试验，他终于取得了成功，发明了一个能对交流电整流和无线电检波的特别“灯泡”。弗莱明当时把这项发明称为“阀”，并在1904年为它申请了专利，这就是现在所称的“真空二极管”。

爱迪生所试验的装有铜丝的碳丝电灯,实际上就是世界上第一只真空电子管，但没引起重视，与此擦肩而过！缘何？



Fleming Valve, American Marconi company

The IEEE has described it as "one of the most important developments in the history of electronics

The thermionic valve, invented by Professor Fleming, F.R.S., has revolutionised wireless telegraphy and telephony. In the huge transatlantic Marconi wireless telegraphy station at Cefn Du, near Carnarvon, 56 of these large globes of light, through which the signal impulses pass are in operation.

http://www.stonevintageradio.com/description.php?II=281&UID=20120209063803

- De Forest 真空三极管发明人
- 幼年，父亲的学校收留黑人孩子上学，被周围的白人看不起
- 他很平庸，唯一的爱好是拆装各种机械小玩意，只想做个机械技师或者当一名机械工。
- 1899年De Forest撰写博士论文（耶鲁大学）《平行导线两端赫兹波的反射作用》
- 纽约举行国际快艇比赛
- **无线电发明家Marconi来访**，并在军舰上用无线电报的形式播报比赛，引起市民的热议
- Marconi应观众要求，当中表演，并向青年学生讲解无线电发报机原理，De Forest在场
- Marconi说道，**由于“金属屑检波器” 的灵敏度太差，严重影响收发效果**。
- De Forest立下宏志，希望予以改进。

Lee de Forest (德·福雷斯特1873 –1961) was an American inventor with over 180 patents to his credit.

Double Wing Audion c.1915 Tungsten Filaments

真空二极管主要用作整流和检波,不具有放大作用

在阴阳极之间加进一个栅栏式的金属丝网，栅级上的电压变化，能引起阴阳极间的电流变化，此电流经过外电阻，就能实现放大！！

- 1902年，De Forest 创办无线电报公司，欲发明更先进的无线电检波装置，在进展不顺利的时候。Fleming发明的真空二极管，照亮了道路。
- 他买来材料，用白金做灯丝，并作灯丝旁边安装一小块金属屏板，玻壳抽成真空后，也看到了电子的踪迹。
- 他找来另外一根导线，弯成Z形，安装在灯丝与金属屏板之间的位置。他惊讶地发现，Z型导线装入真空管内之后，只要把一个微弱的变化电压加在它的身上，就能在金属屏板上接收到更大的变化电流，其变化的规律完全一致——他发现的正是电子管的“放大”作用。后来，他又把导线改用像栅栏形式的金属网，于是，他的电子管就有了三个“极”——丝极、屏极和栅级，其中那个栅极承担着控制放大电信号的任务。1907年，德福雷斯特向美国专利局申报了真空三极管（电子管）的发明专利。

http://uv201.com/Tube_Pages/deforest_audion.htm

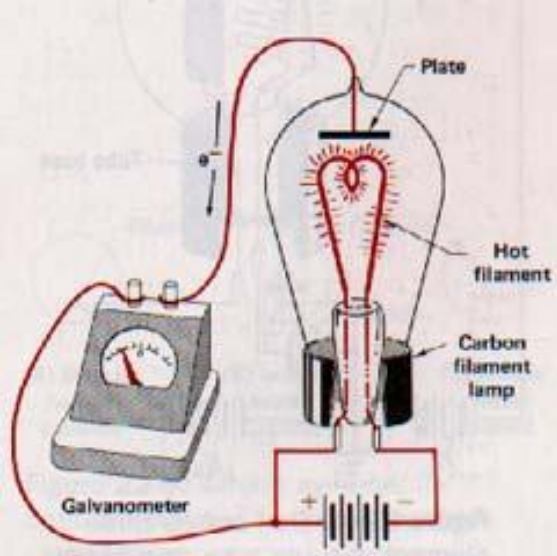


Figure 22-2. The Edison effect.

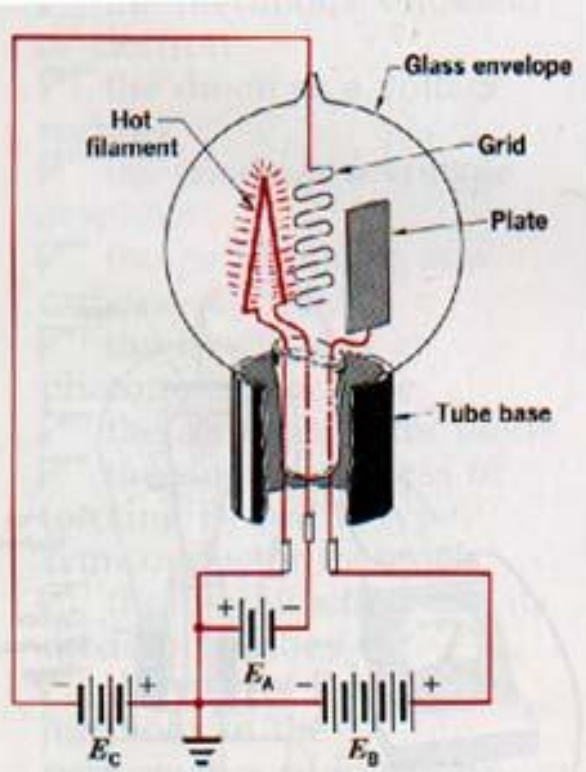


Figure 22-4. De Forest's three-element vacuum tube, the triode.

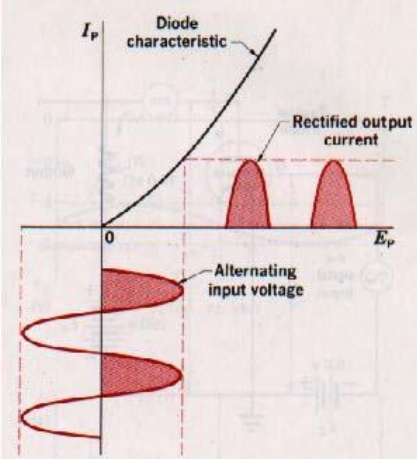


Figure 22-9. A diode characteristic used to show the rectifying action of a power diode.

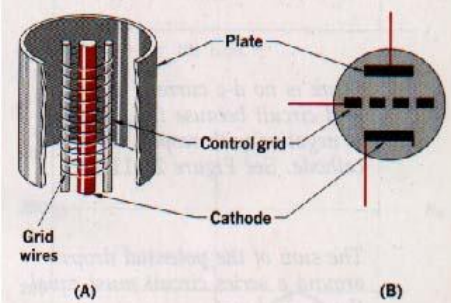


Figure 22-10. Sketch of the electrode configuration of a triode (A) and the triode circuit symbol (B).

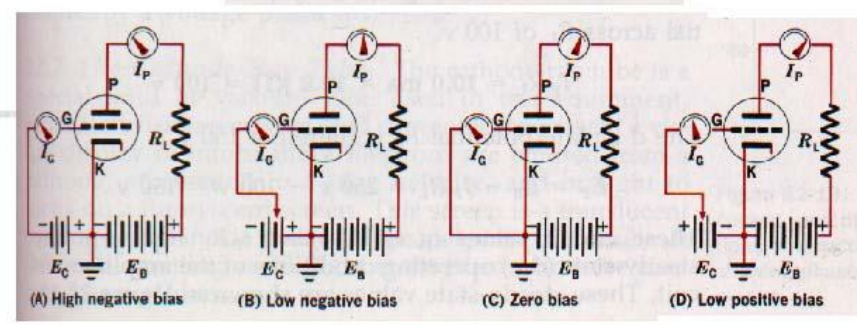


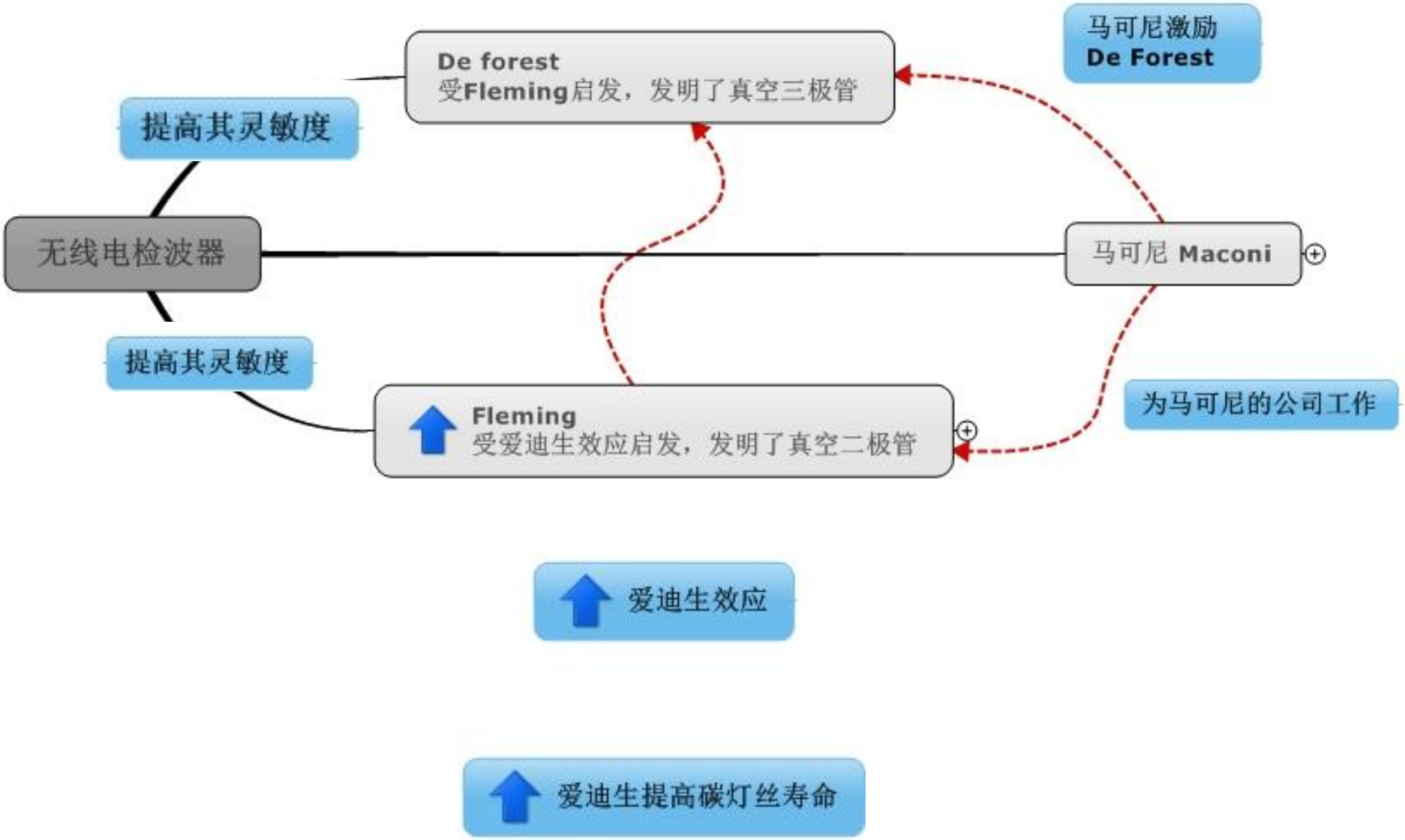
Figure 22-11. The effects of different control-grid bias voltages on the plate current of a triode.

http://boomeria.org/physicstextbook/ch22.html

Marconi Aircraft Wireless Telephone Transmitter, first used on a De Haviland DH 16 aircraft in 1920.

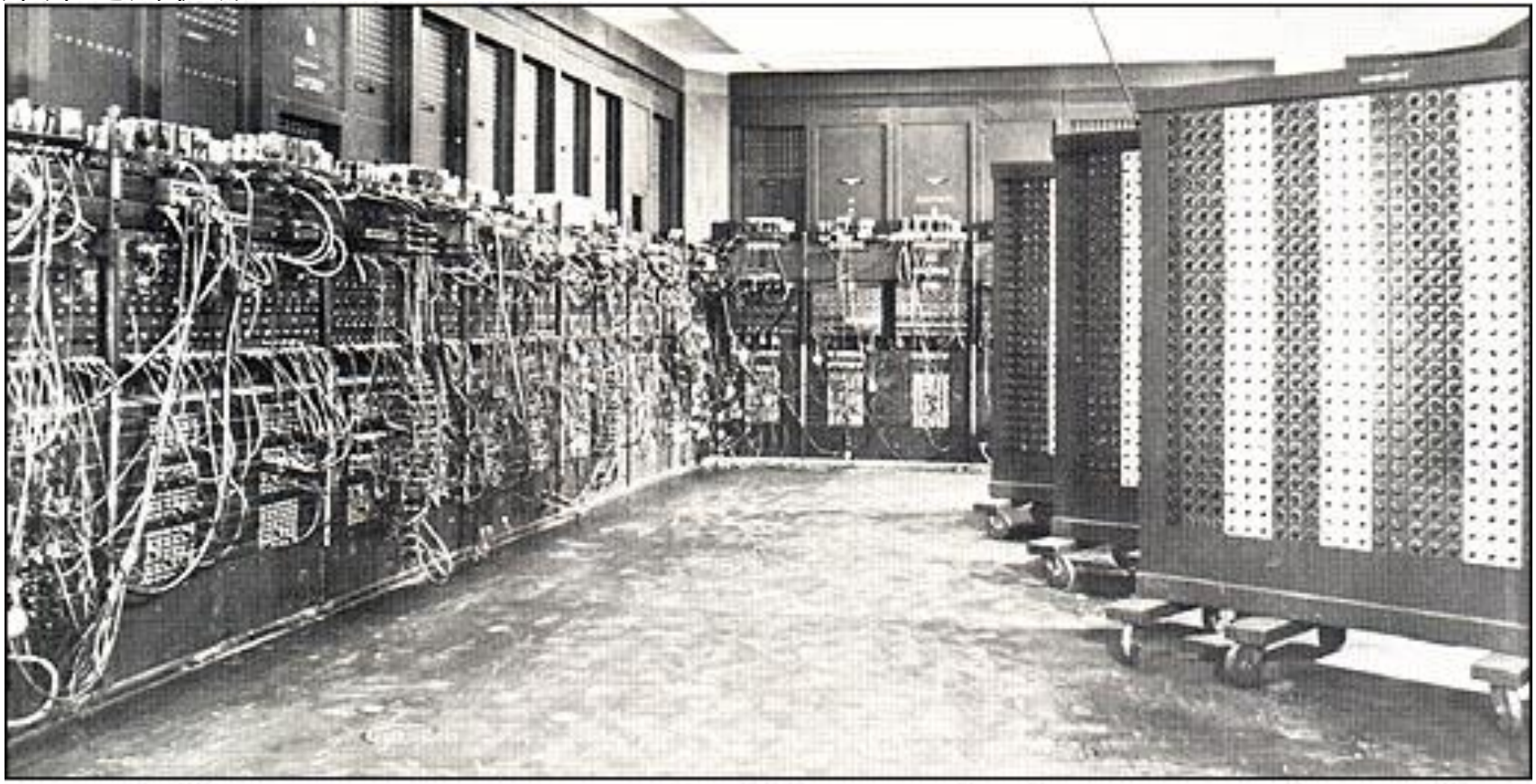
http://www.historyofpa.co.uk/pages/cw_iie_.htm

小结
无线电检波器的发展



ENIAC (Electronic Numerical Integrator And Computer)

- 第一台通用电子数字式积分器和计算机
- The first general-purpose (通用的) electronic computer
- 二战期间，美国军方要求宾州大学为它们设计一种以真空管来取代继电器来计算炮弹弹道的机器。



Among the first assignments given to Eniac, first all-electronics digital computer, was a knotty problem in nuclear physics. It produced the answer in two hours. One hundred engineers using conventional methods would have needed a year to solve the problem

1946年，该机器正式投入使用。它用了18800只真空管，重约30吨，每小时耗电150千瓦。

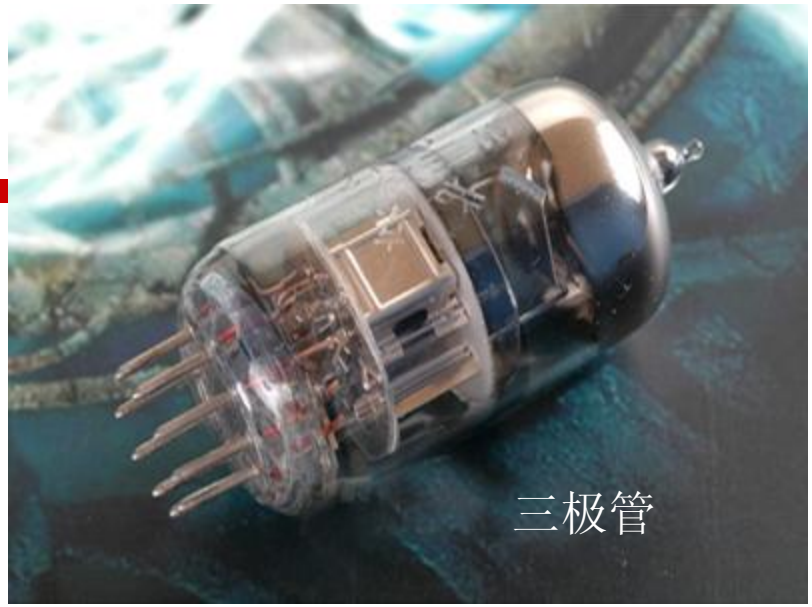
晶体管的发明

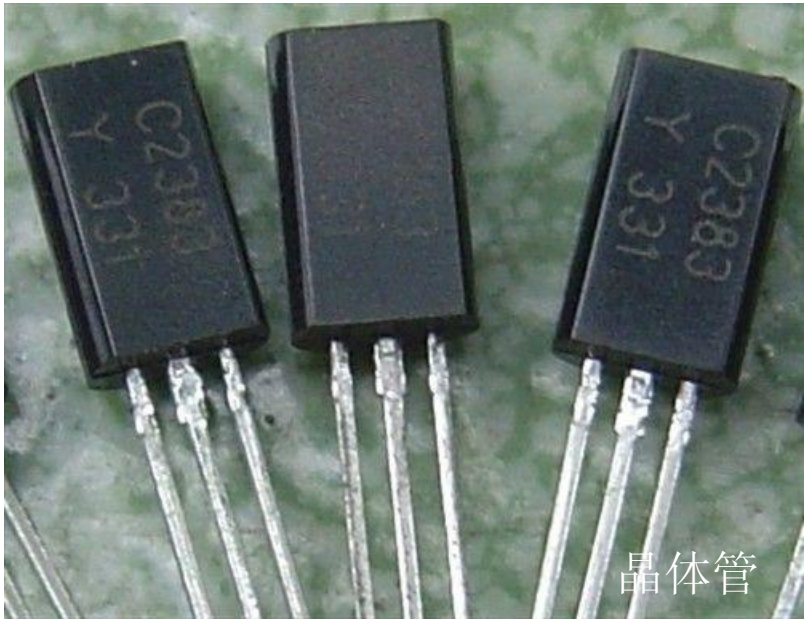
- 1946年贝尔实验室开展半导体研究，电子管的弱点和战争需要
  - 由Shockley 肖克利 提出并负责
- 1947年12月 第一只接触型晶体管
- 1948年1月 肖克利 构思 结型晶体管
- 1950年第一只结型晶体管
- 1956年，三人获诺贝尔物理学奖

J. Bardeen 巴 丁 左
W. Shockley 肖克利 中
W. Brattain 布莱顿 右

真空管VS晶体管

1906年	**1950年**
Lee De Forest	**Shockley**
真空三极管	结型晶体管
体积大	体积小
功耗大	功耗小
寿命短	寿命长
可靠性差	可靠性高

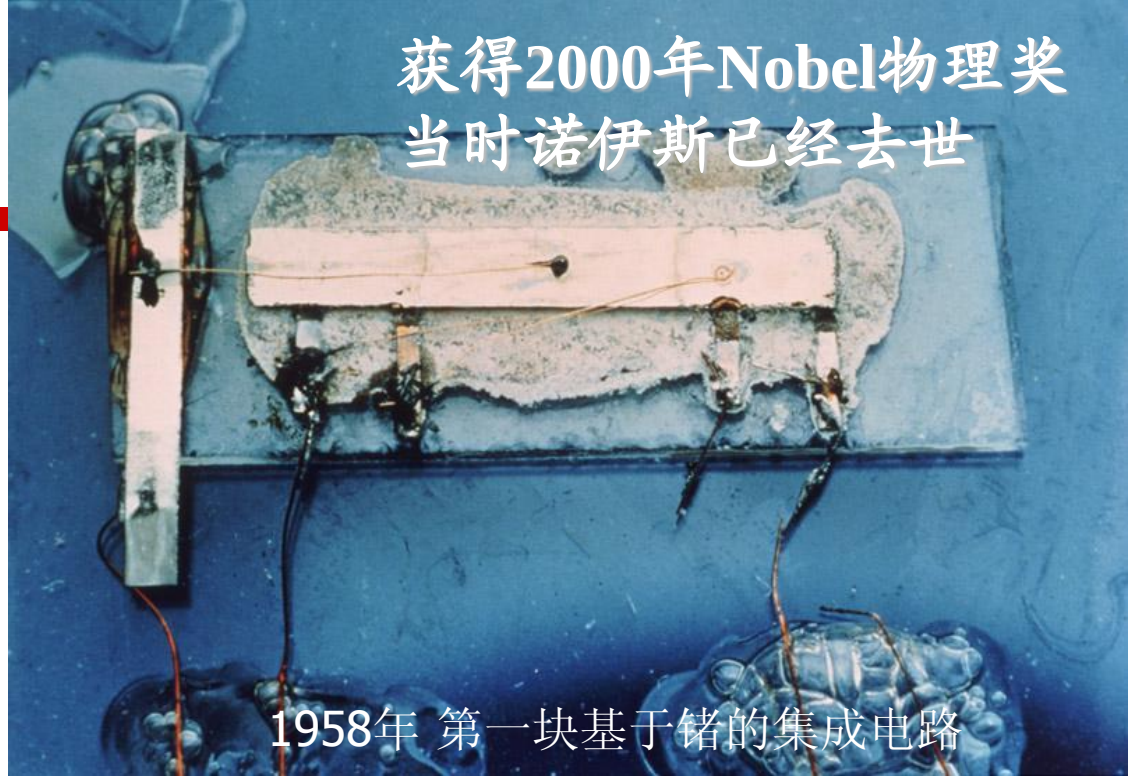




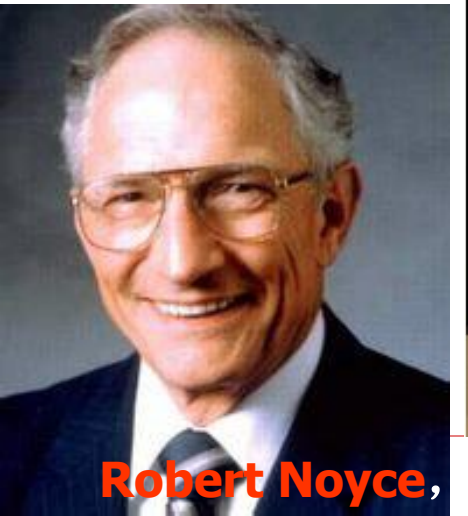
集成电路的发明

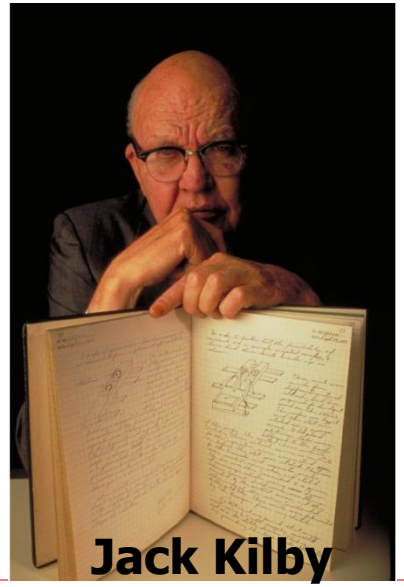
•1958年 Texas Instruments公司
Jack Kilby 杰克 基尔比_锗
34岁，新人，假期成果
有源、无源器件都可以像晶体管那样制作与基板上

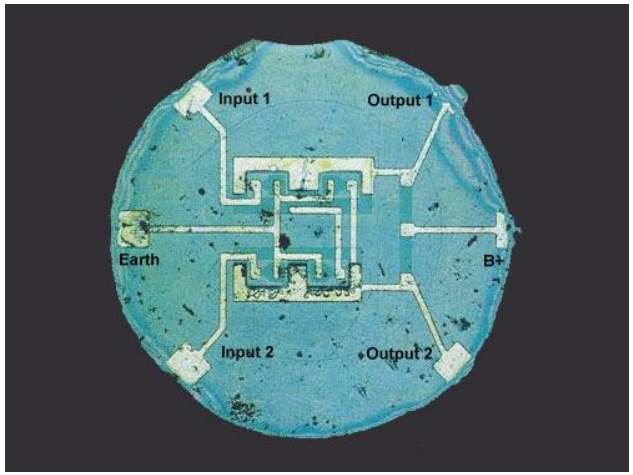
•1959年Fairchild公司
Robert Noyce 罗伯特 诺伊斯_硅



1958年 第一块基于锗的集成电路


Robert Noyce，罗伯特 诺伊斯 the co-founder of Intel.


Jack Kilby



1959年 诺伊斯 发明的 基于硅的集成电路

晶体之火

William Shockley

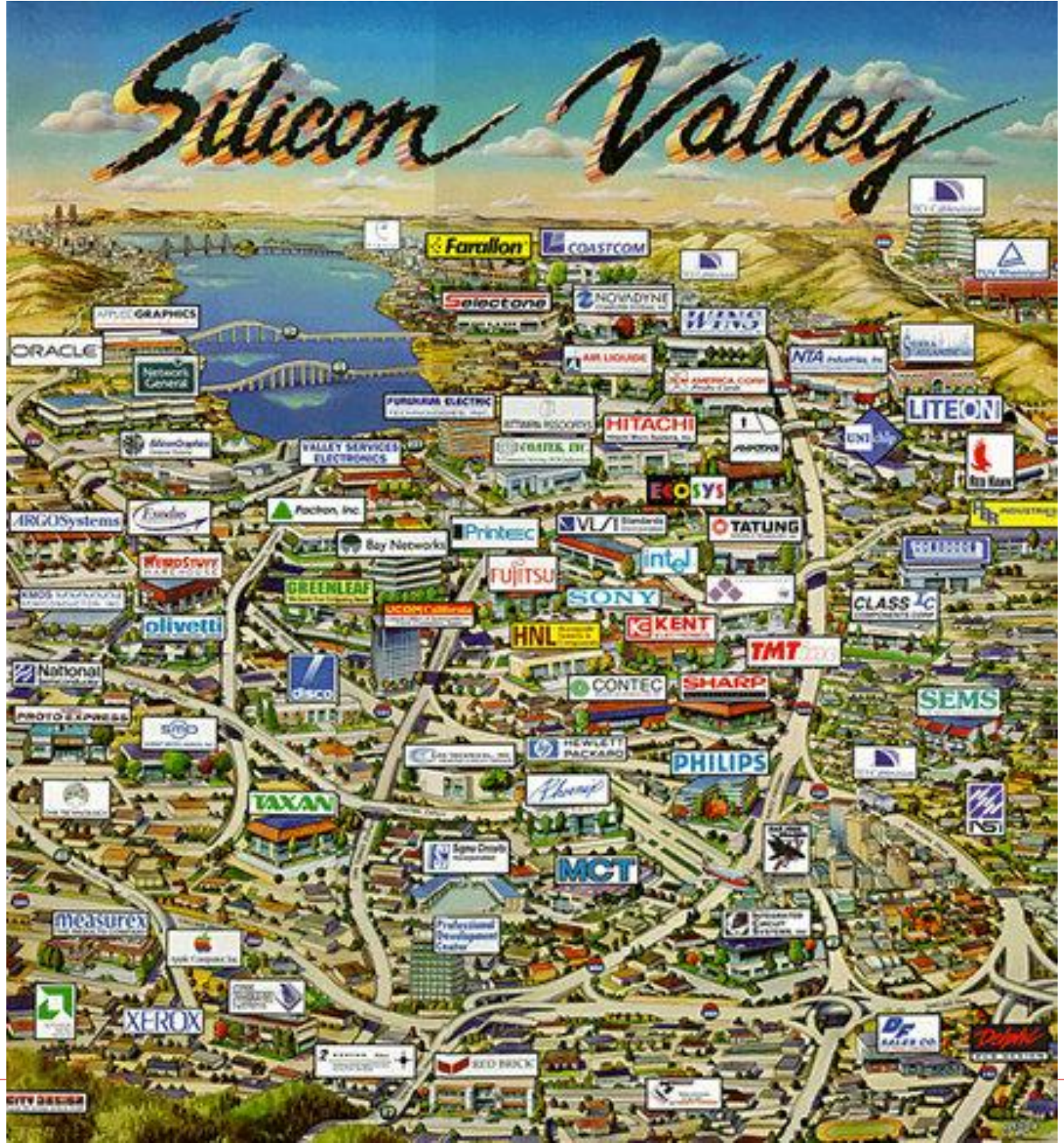
1. **1955**年，被誉为晶体管之父的肖克利，决定创办自己的公司_做科学 求财富
   - 他坚信最好的投资是人才的投资，网络八大金刚
   - 但肖克利不善管理、脾气暴躁，根本不懂工程。公司成立一年后，连一只三极管也没造出来。
   - 他不是发挥工程师的主动性，而是直接指挥他们干具体细节工作，结果生产出的都是些不能用的废品。
2. **1957**年，八大金刚团体辞职，创办了仙童半导体公司（**Fairchild semiconductor**），诺伊斯总经理。
3. **1958**年**1**月， **IBM**公司给了仙童半导体第一张订单，当时一只晶体管的价格已近超过了**100**美元。
4. **1965**年，八大金刚中的摩尔就集成电路的前景提交了一篇预言性的论文。

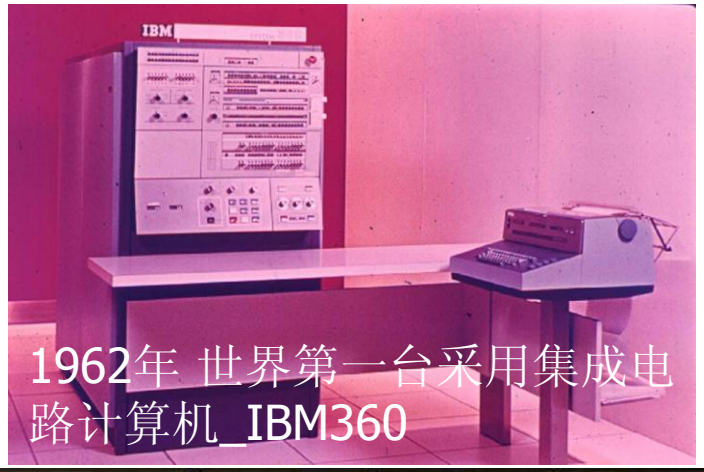
肖克利，既是20世纪最具才华的人物之一，也是最让人难以捉摸的人物之一。

叛逆八金刚

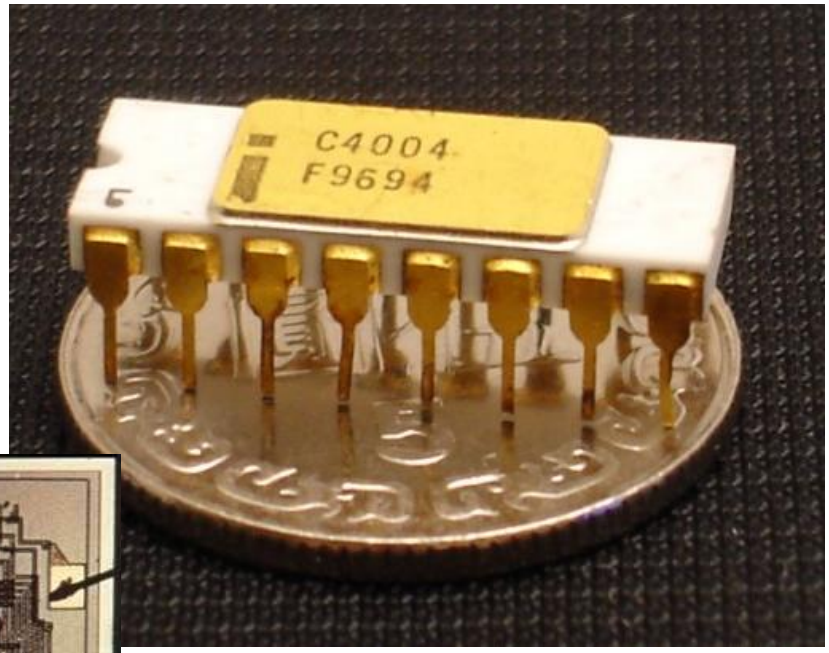
5. **1966**年，仙童快速发展，内部组织管理与产品问题日亦失衡。
6. **1967**年，查尔斯·斯波克（**C.Sporck**）辞职，来到了国家半导体公司担任**CEO**，将其迁到了硅谷，使它从一家亏损企业快速成长为全球第**6**大半导体厂商；
7. **1968**年**7**月， Gordon Moore摩尔（图左一）、Andy S.Grove和Robert Noyce诺伊斯（图左四，总经理）请辞，并以“集成电路”一名（**integrated electronics**）共同创办**Intel**；
8. 同年， **Jerry Sanders**辞职，随后创建了**AMD**公司。
9. 这一时期是以仙童公司分崩离析为标志的——硅谷大约**70**家半导体公司的半数，是仙童公司的直接或间接后裔。
10. 肖克利在日记中写道：“开创世界的晶体之火正在熊熊燃烧，上帝也为之动容.”

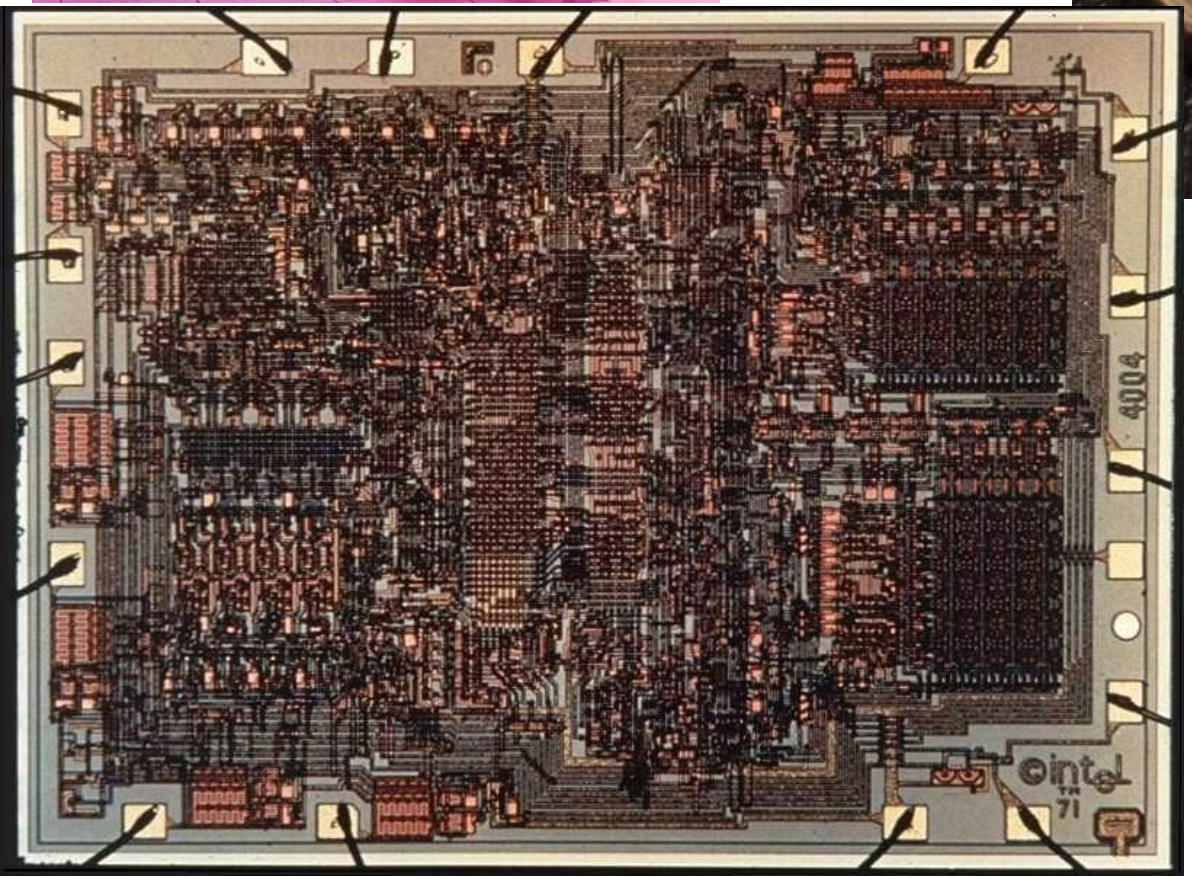
推荐读物，“晶体之火”，有网络版


Silicon Valley
Farallon
COASTCOM
Selectone
NOVADYNE
ORACLE
Network General
AIR LIQUIDE
NTA
HITACHI
LITEON
VALLEY SERVICES ELECTRONICS
ECOSYS
ARGOSystems
Pachon, Inc.
Bay Networks
Printec
VL/I
TATUNG
intel
FUJITSU
GREENLEAF
SONY
CLASS
olivetti
HNL
KENT
TMT
National
CONTEC
SHARP
SEMS
PROTO EXPRESS
HEWLETT PACKARD
PHILIPS
TAXAN
MCT
measurex
XEROX
RED ROCK



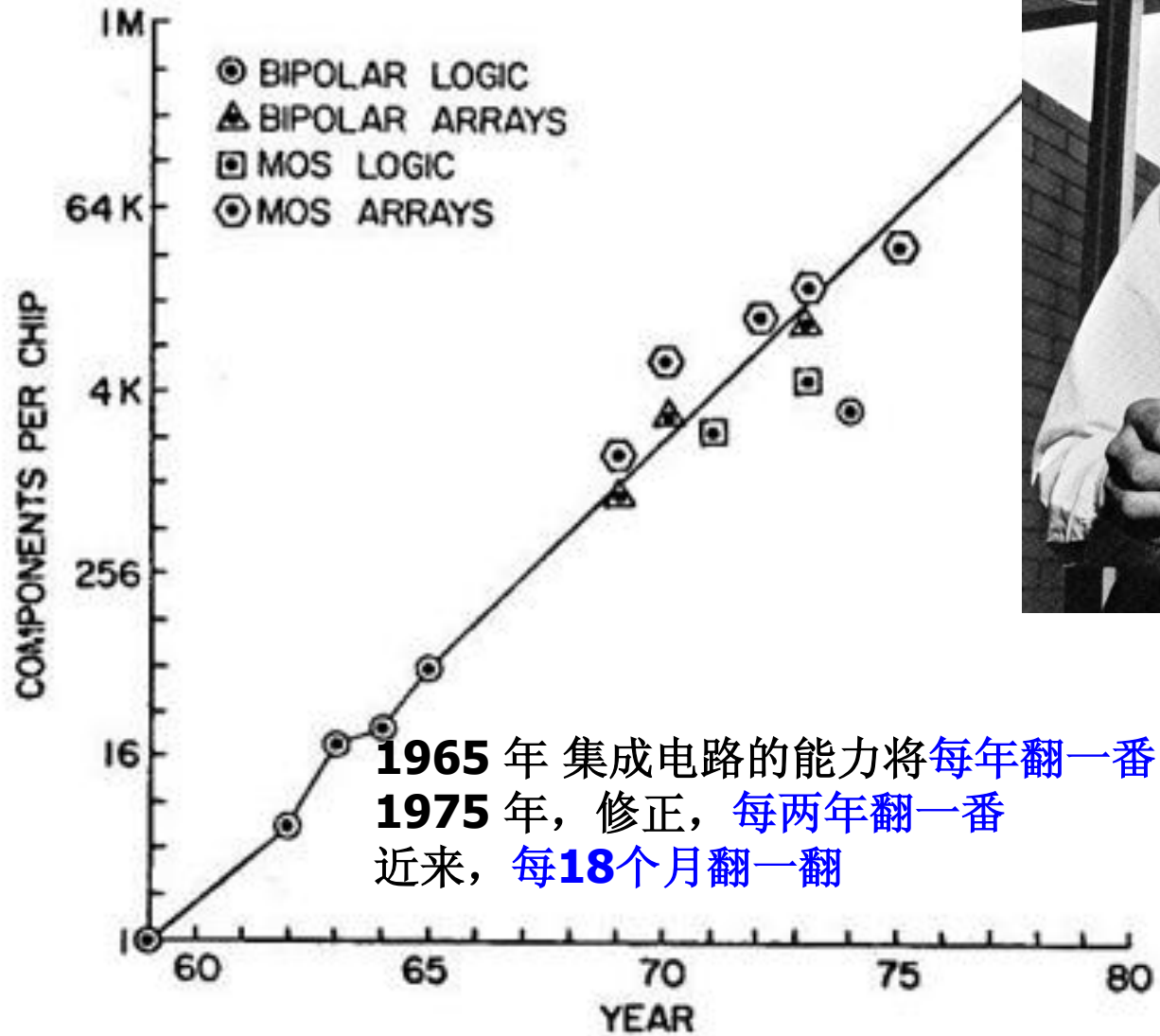
1962年 世界第一台采用集成电路计算机_IBM360



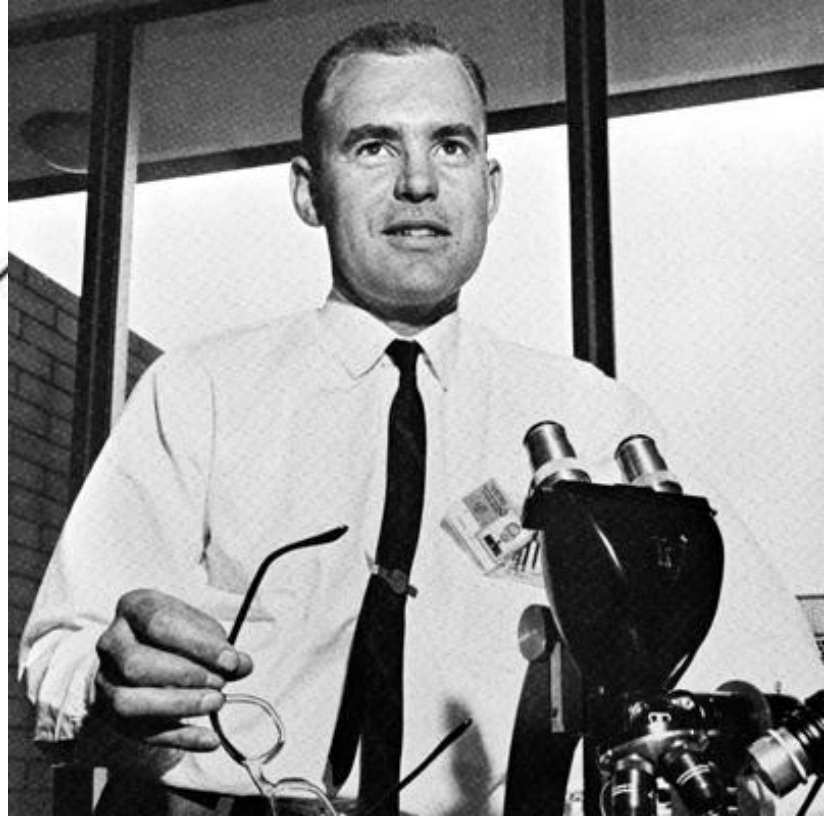


右上角图 1971年 Intel推出世界第一款微处理器4004, 集成了2300个晶体管，10微米
左下角，4004内部管芯

http://amuseum.cdstm.cn/AMuseum/ic/index_02_03_03.html

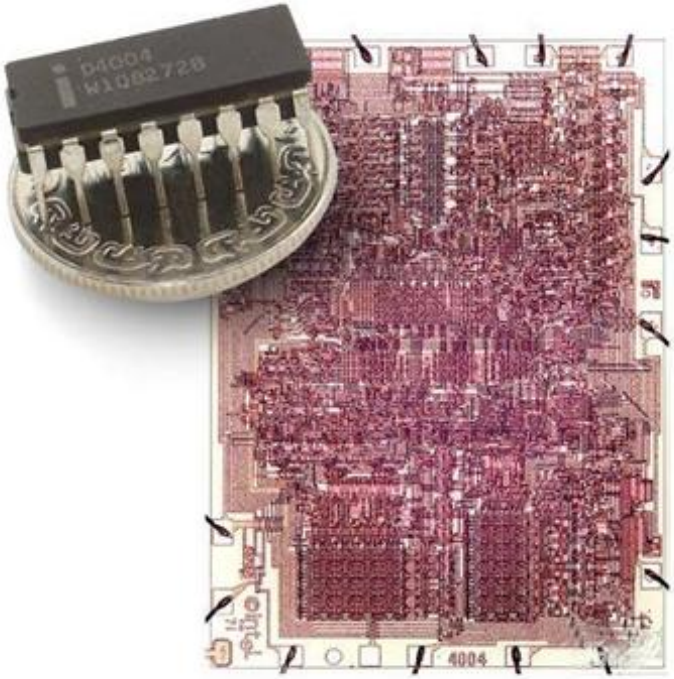


1965 年 集成电路的能力将每年翻一番。
1975 年，修正，每两年翻一番
近来，每**18**个月翻一翻



Gordon Moore at Fairchild R & D in 1962
1962年戈登·摩尔在仙童半导体公司研发中心
Credit: Fairchild Camera & Instrument Corporation

Dr. Moore revisits his projection with additional data gathered through 1975
摩尔博士获取1965年至1975年的新数据之后重新制作的投影图
Courtesy of: Intel Corporation

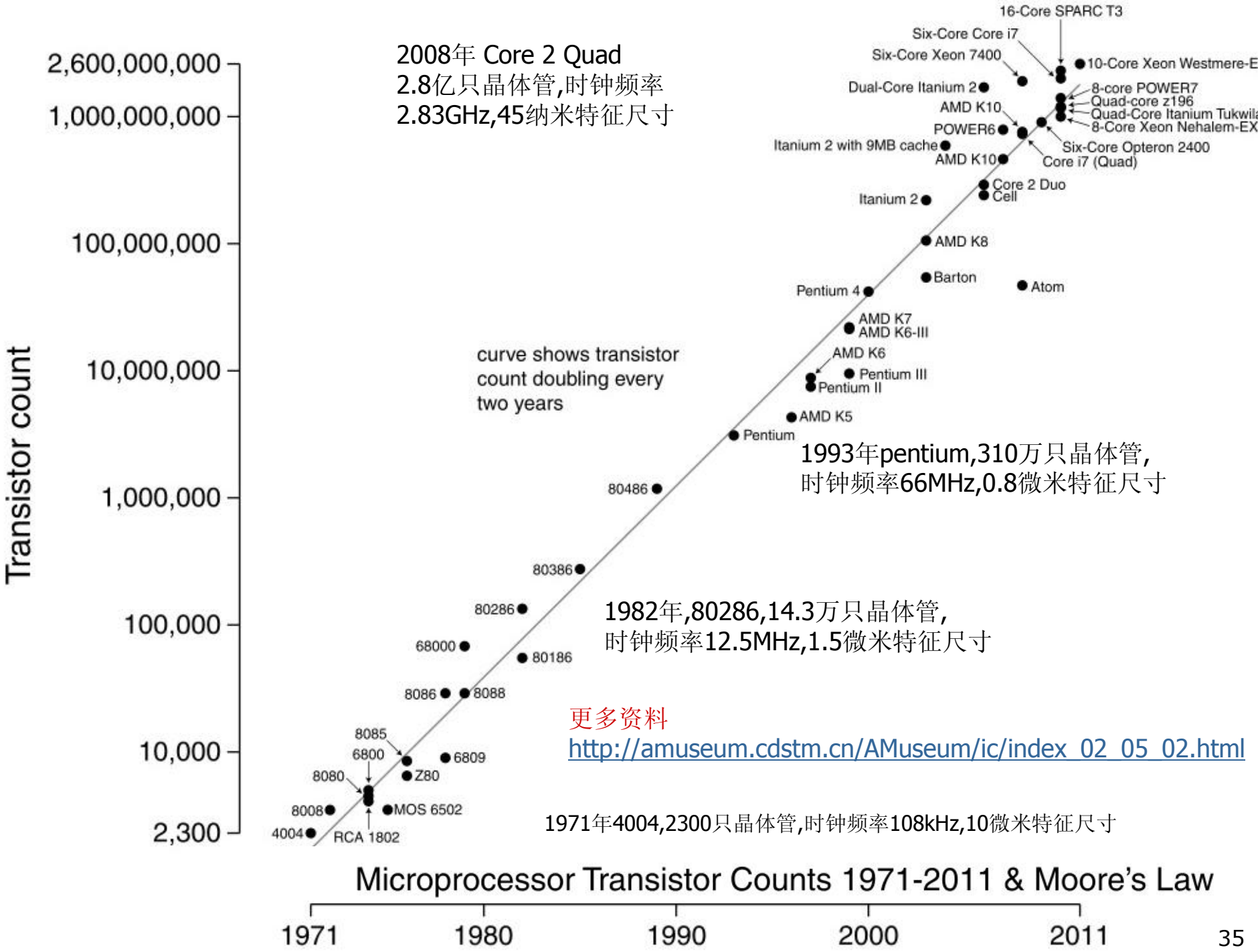


1982年,80286,14.3万只晶体管,
时钟频率12.5MHz,1.5微米特征尺寸

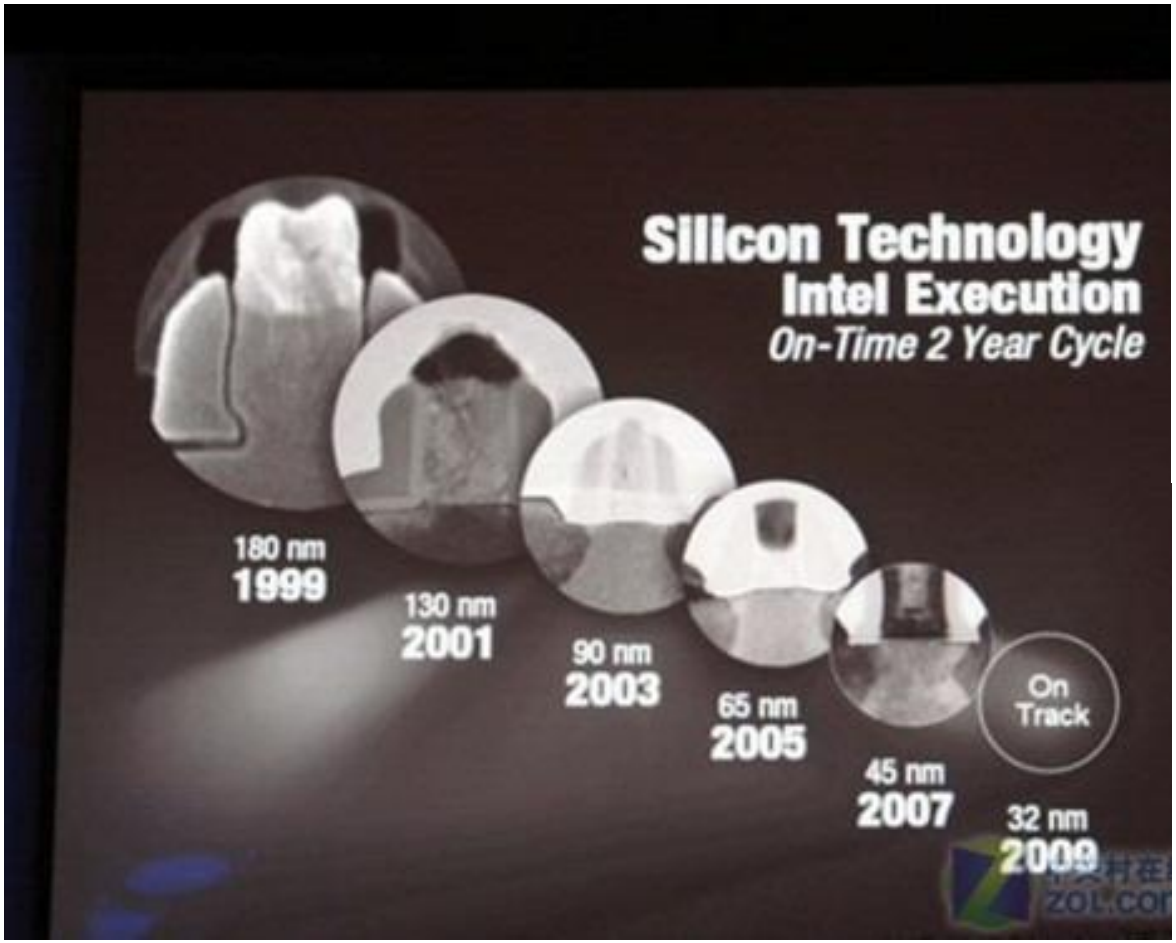
1971年4004,2300只晶体管,时钟频率108kHz,10微米特征尺寸

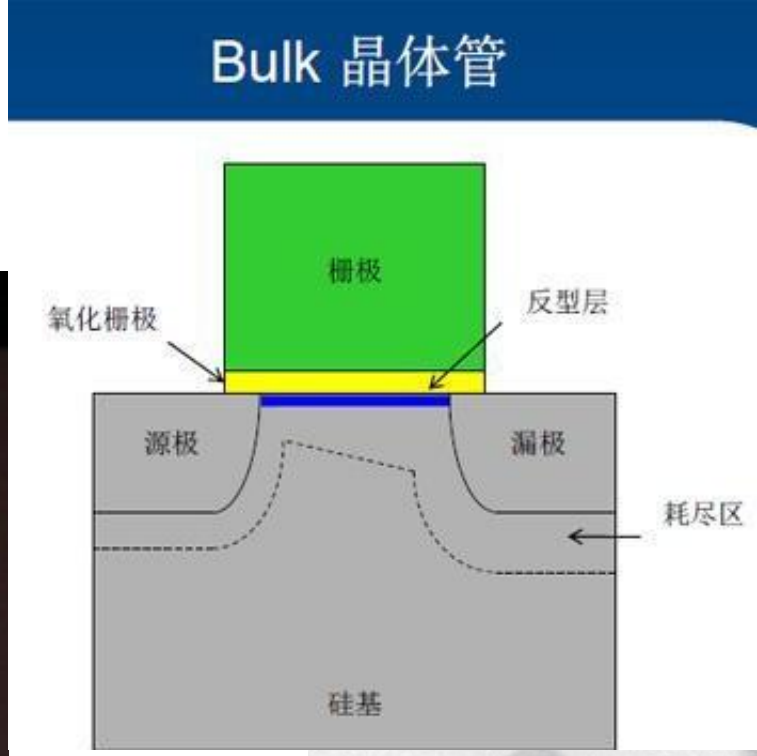
1993年pentium,310万只晶体管,时钟频率66MHz,0.8微米特征尺寸

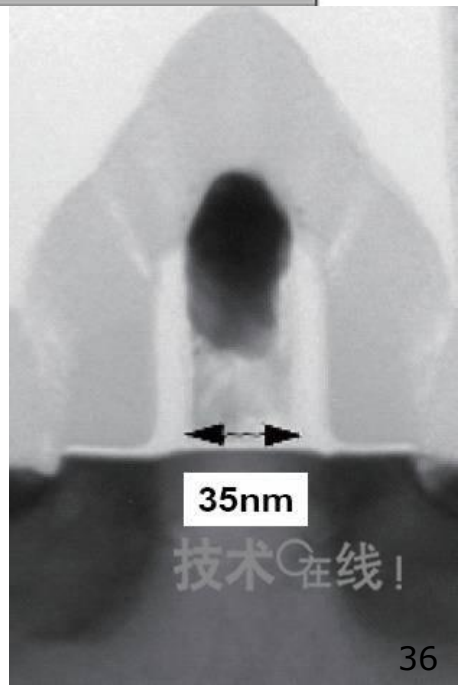
2008年 Core 2 Quad
2.8亿只晶体管,时钟频率
2.83GHz,45纳米特征尺寸


2008年 Core 2 Quad
2.8亿只晶体管,时钟频率
2.83GHz,45纳米特征尺寸
curve shows transistor count doubling every two years
1993年pentium,310万只晶体管,
时钟频率66MHz,0.8微米特征尺寸
1982年,80286,14.3万只晶体管,
时钟频率12.5MHz,1.5微米特征尺寸
更多资料
http://amuseum.cdstm.cn/AMuseum/ic/index_02_05_02.html
1971年4004,2300只晶体管,时钟频率108kHz,10微米特征尺寸
Transistor count
2,600,000,000
1,000,000,000
100,000,000
10,000,000
1,000,000
100,000
10,000
2,300
16-Core SPARC T3
Six-Core Core i7
Six-Core Xeon 7400
10-Core Xeon Westmere-E
Dual-Core Itanium 2
8-core POWER7
Quad-core z196
AMD K10
Quad-Core Itanium Tukwila
POWER6
8-Core Xeon Nehalem-EX
Itanium 2 with 9MB cache
Six-Core Opteron 2400
AMD K10
Core i7 (Quad)
Core 2 Duo
Cell
Itanium 2
AMD K8
Barton
Atom
Pentium 4
AMD K7
AMD K6-III
AMD K6
Pentium III
Pentium II
AMD K5
Pentium
80486
80386
80286
68000
80186
8086
8088
8085
6800
6809
8080
Z80
8008
MOS 6502
4004
RCA 1802
Microprocessor Transistor Counts 1971-2011 & Moore's Law
1971
1980
1990
2000
2011

CMOS的特征尺寸_栅长







http://cpu.zol.com.cn/177/1778602_all.html#p1779143

http://www.mcplive.cn/?controller=Article&id=9908&page=4

http://news.rfidworld.com.cn/2007_6/20076161056165509.html

集成电路工艺水平衡量标志

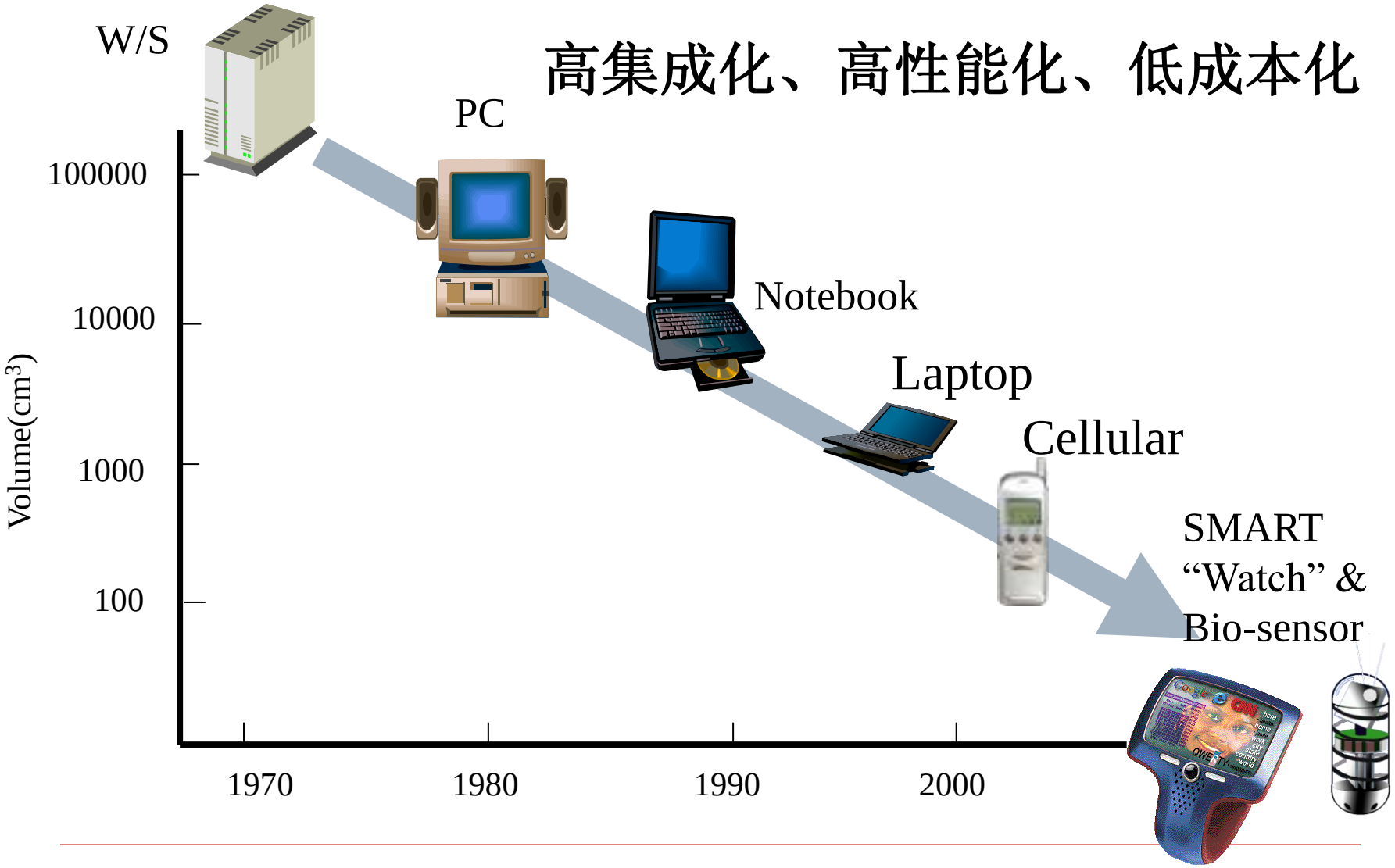
- 集成电路飞速发展的一个重要原因就是制造工艺一直以惊人的速度在发展.
- 特征尺寸和晶圆尺寸是衡量集成电路工艺水平的关键指标.
- 特征尺寸
  - 通常指集成电路中半导体器件的最小尺度, 如MOS晶体管的栅极长度.
  - 特征尺寸是衡量集成电路制造和设计水平的重要尺度.
  - 特征尺寸越小,芯片的集成度越高、速度越快、性能越好.
  - 更多资料　特征尺寸和集成度
  - http://amuseum.cdstm.cn/AMuseum/ic/index_02_05_01.html

集成电路工艺水平衡量标志

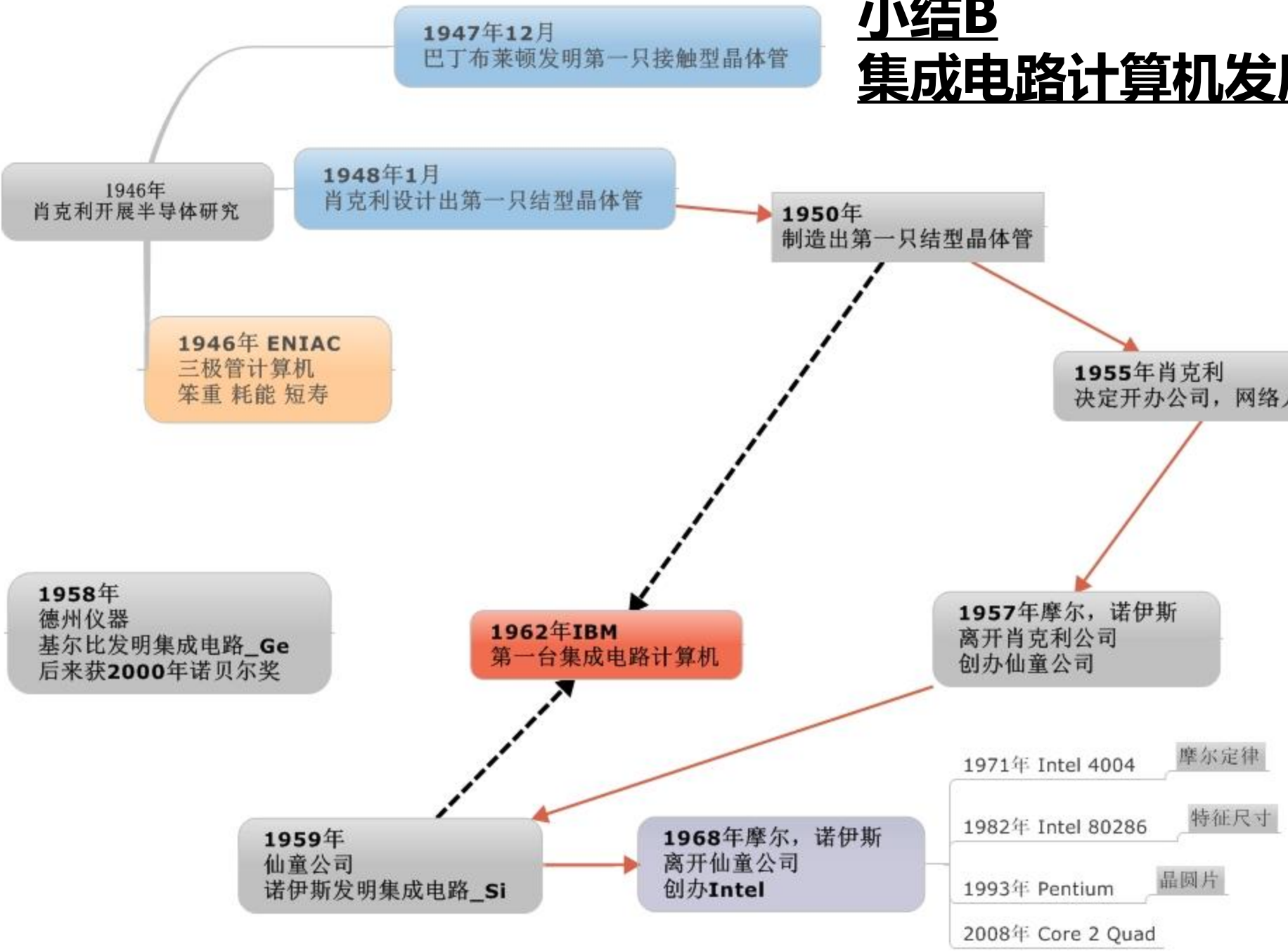
- 晶圆片
- 晶圆片直径越大,上面就能制作出越多的芯片,这样就能有效的降低芯片成本.
  - 1972年3英寸 intel
  - 1976年4英寸 intel
  - 1983年6英寸 intel
  - 1993年8英寸 三星 晶圆厂
  - 2000年12英寸 台积电 晶圆厂
  - 2002年12英寸 intel
  - 2012年18英寸 台积电 晶圆厂

电子产品的发展趋势

高集成化、高性能化、低成本化



小结B
集成电路计算机发展



第二节 集成电路概述

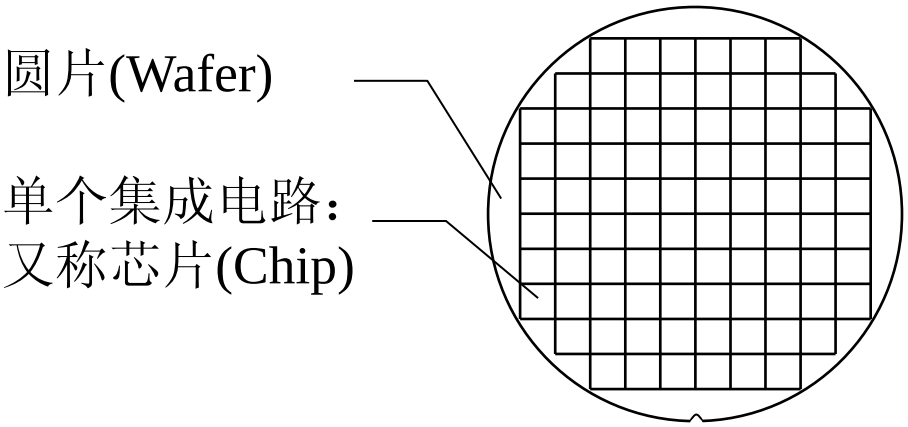
- 集成电路的基本概念
- 集成电路的分类

集成电路的基本概念

- **Integrated Circuit，缩写IC**
  - 通过一系列特定的加工工艺，将晶体管、二极管等有源器件和电阻、电容等无源器件，按照一定的电路互连，“集成”在一块半导体单晶片（如硅或砷化镓）上，封装在一个外壳内，执行特定电路或系统功能
- **芯片/微芯片(Chip)**
  - 在硅片制造厂，由硅片生产的半导体产品，也称为管芯(单芯片或集成电路)
- **圆片(Wafer)**
  - 制造电子器件的基本半导体材料是圆形单晶薄片，简称为圆片，也称晶片，晶圆，硅片，硅衬底。

含芯片的硅衬底

- 一片圆片上芯片数目取决于产品类型和每个芯片的尺寸



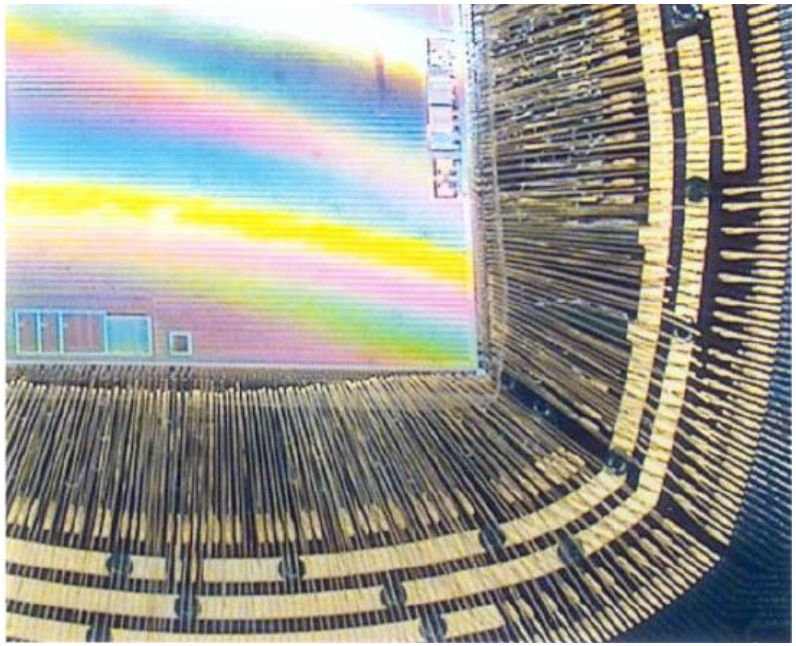
含88块芯片
200mm的硅衬底

集成电路的分类

- 半导体集成电路
  - 以硅、锗、砷化镓等半导体材料为基片，通过氧化、扩散、离子注入、光刻、淀积等技术制造的器件
- 膜集成电路
  - 薄膜集成电路：以陶瓷等绝缘材料为基片，通过溅射、淀积等真空技术及光刻技术制造电子器件
  - 厚膜集成电路：以陶瓷等绝缘材料为基片，通过印刷、烧结等技术制造电子器件
- 混合集成电路（**Hybrid IC**）
  - 膜集成电路＋外贴元件
- 多芯片模块（**Multi Chip Module**）
  - 在一个封装内有多个半导体集成电路芯片

多芯片模块

高密度互连



多引脚高密度
丝球焊封装

10层BGA器件
（丝球焊连接芯片层）

小结

- 集成电路的基本概念
  - Integrated Circuit，缩写IC
  - 芯片/微芯片(Chip)
  - 圆片(Wafer)
- 集成电路的分类
  - 半导体集成电路
  - 膜集成电路
  - 混合集成电路（Hybrid IC）
  - 多芯片模块（Multi Chip Module）

重点内容：结型晶体管的工作原理

1. 类比晶体管控制电流与水龙头控制水流，开关作用

2. 漏电流与漏水

3. 名词、概念和中英文

FET,JFET,MOS,MOSFET,CMOS,

PNP，NPN，P-Well, N-Well

沟道，源、栅、漏极，英文

Q1 为什么**PNP**，**NPN**，不加电压不导通，类比**PN**结？

PN结的单向导通性、内建电场、

半导体电子跃迁，价带到导带，

原子的电子、原子核、内层电子、外层电子、跃迁

类比太阳系的行星、太阳、近太阳行星、彗星、出轨

太阳能电池原理、光子让电子跃迁

Q2 为什么**NPN**加正压导通？

Q3 为什么**PNP**加负压导通？

4. 视频，工作原理的具体阐述

silicon run I 2nd edition，11′19″-14′12″

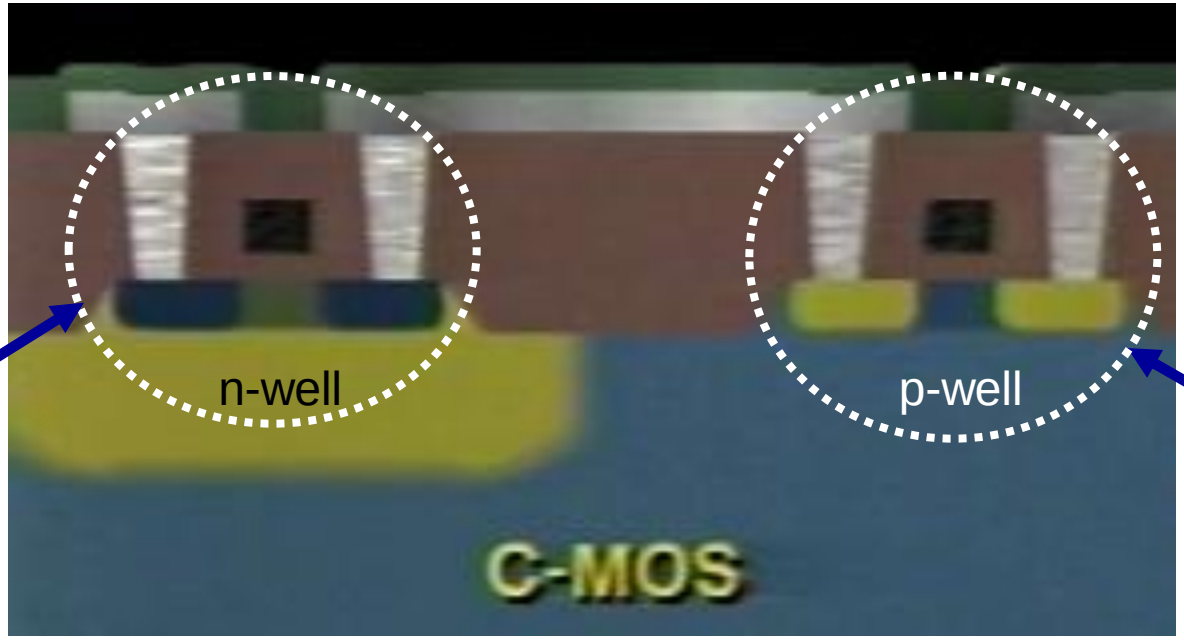
晶体管/Transistor 有关的几个名词

- FET
  - 场效应晶体管（Field Effect Transistor缩写(FET)）简称场效应管
- JFET
  - 结型场效应晶体管 （Junction Field Effect Transistor）
- MOS
  - 金属-氧化物-半导体(Metal-Oxide-Semiconductor)结构的晶体管简称MOS晶体管，有P型MOS管和N型MOS管之分(N沟MOS晶体管 - N沟MOS晶体管)。MOS管构成的集成电路称为MOS集成电路。
- MOSFET
  - MOS场效应晶体管，简称MOS晶体管
- CMOS
  - Complementary Metal Oxide Semiconductor 互补式金属氧化物半导体
  - 一种集成电路制程，可在硅晶圆上制作出PMOS（P-channel MOSFET）和NMOS（N-channel MOSFET）元件，由于PMOS与NMOS在特性上为互补性，因此称为CMOS。
  - 而PMOS管和NMOS管共同构成的互补型MOS集成电路即为CMOS-IC。
  - 由p型衬底和两个高浓度n扩散区构成的MOS管叫作n沟道MOS管，该管导通时在两个高浓度n扩散区间形成n型导电沟道。n沟道增强型MOS管必须在栅极上施加正向偏压，且只有栅源电压大于阈值电压时才有导电沟道产生的n沟道MOS管。

http://www.baike.com/wiki/N%E6%B2%9FMOS%E6%99%B6%E4%BD%93%E7%AE%A1

CMOS工作原理 (1)

- 回顾录像：IC制造工艺



CMOS = Complementary Metal-Oxide-Semiconductor (Transistor)
= 互补金属氧化物半导体（晶体管）

资料来源: 华中科技大学，刘世元，电子工业专用设备

CMOS工作原理 (2)

- N-MOS电路 (1)
- MOS晶体管与真空三极管的对比

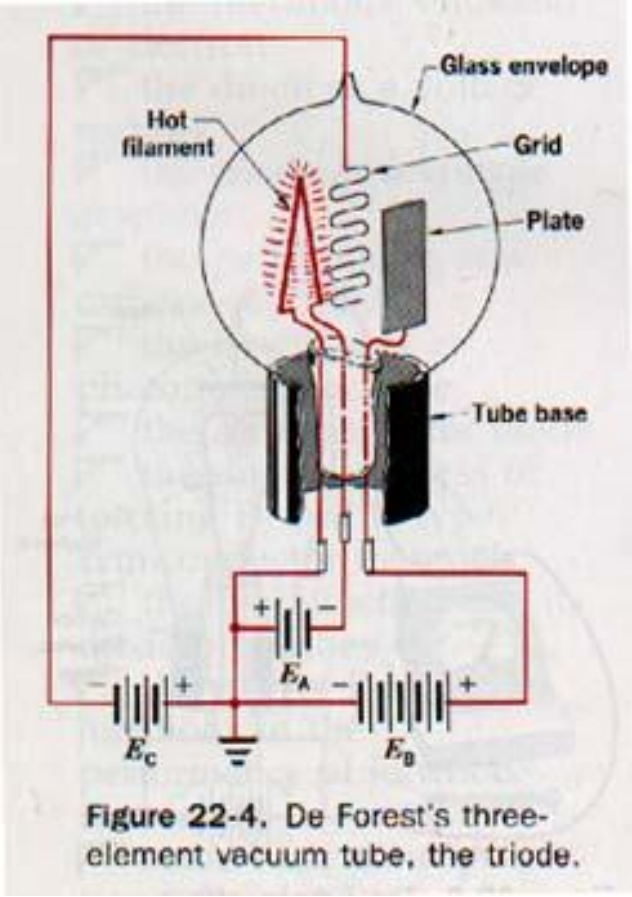
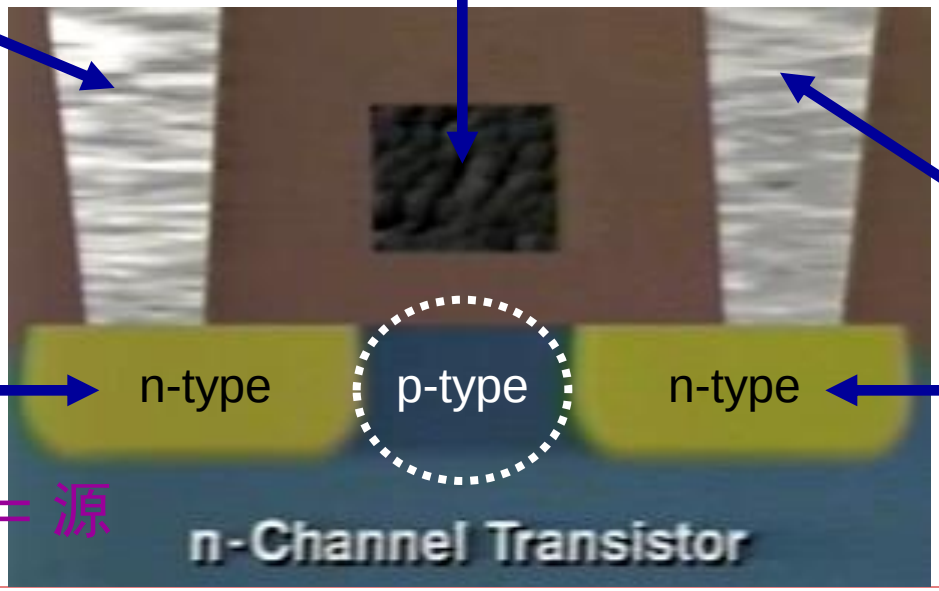


Figure 22-4. De Forest's three-element vacuum tube, the triode.

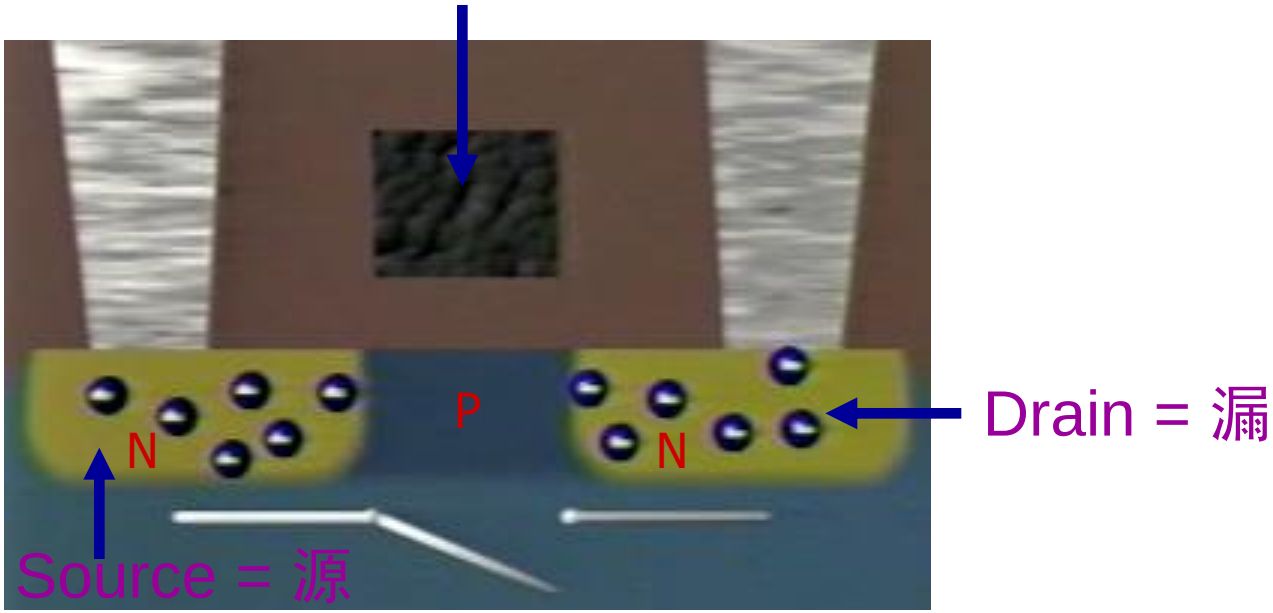


资料来源: 华中科技大学，刘世元，电子工业专用设备

CMOS工作原理 (3)

- N-MOS电路 (2)

Q1：
NPN,PNP为何不加电压不能导通？
1. NPN，NP, PN,两个界面处有内建电场
与PN结类似，只能单向导通
两个PN结，更是无法有电流通过
2. PNP，PN,NP两个界面处有内建电场
与PN结类似，只能单向导通
两个PN结，更是无法有电流通过



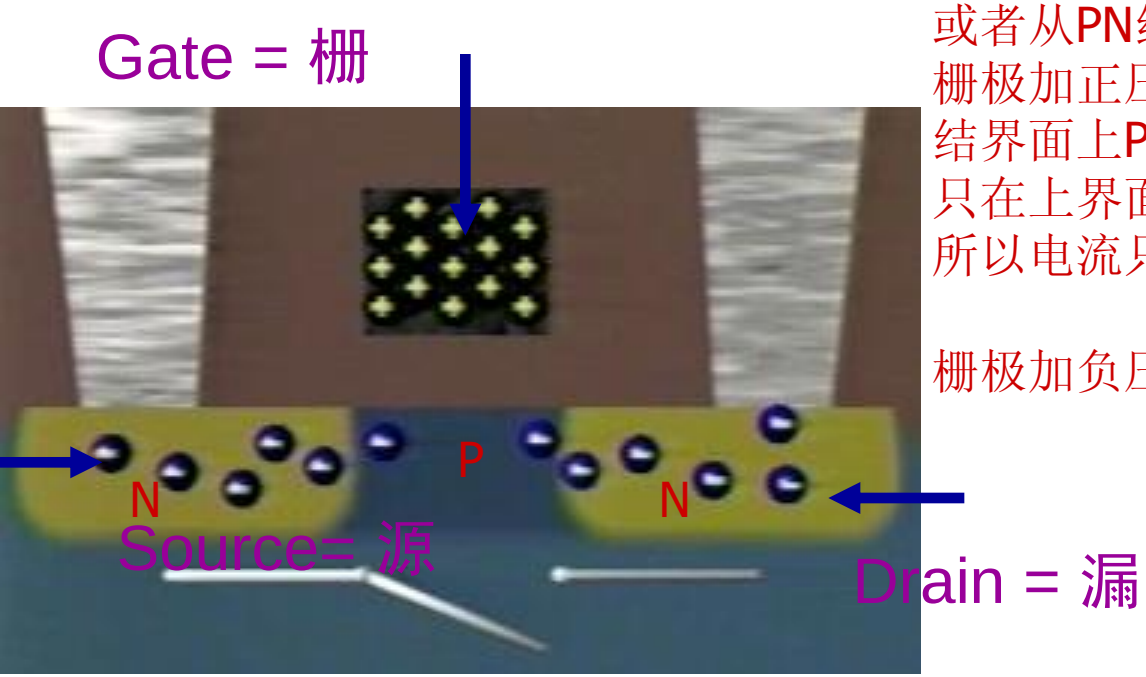
资料来源: 华中科技大学，刘世元，电子工业专用设备

CMOS工作原理 (4)

- N-MOS电路 (3)

源、漏极之间，隔着P区，无法导通
栅极加正压，把P区的空穴都排斥到远处
把P区的电子都吸引到界面
这个界面上的电子起到连通
源、漏极的作用，源、漏极
原先都是电子做载流子，正好
合适
或者从PN结的内建电场的角度理解
栅极加正压，吸引了很多电子过来，把PN
结界面上P区的空穴给中和了，内建电场消失
只在上界面，与左右两处N区交界处才有该现象
所以电流只走界面

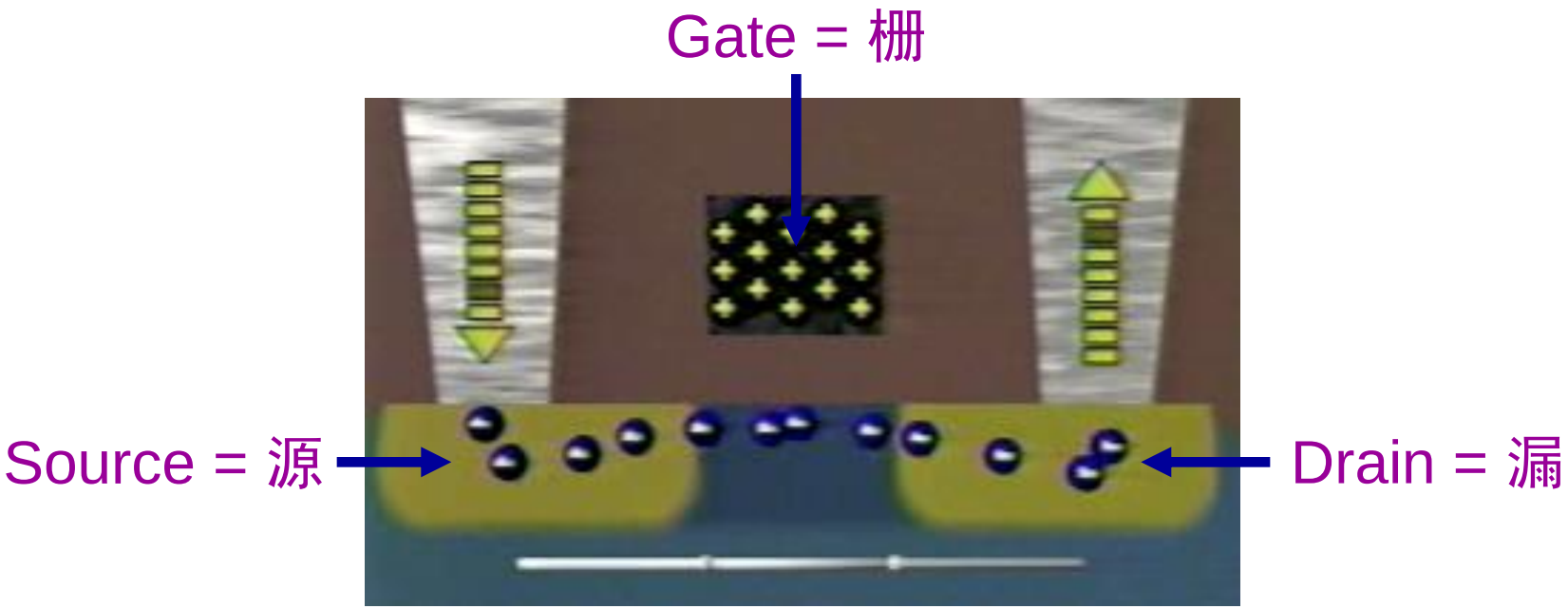
栅极加负压，把P区的电子都排斥到远处
把P区的空穴都吸引到界面
这个界面上的空穴起到隔断
源、漏极的作用，源、漏极
原先都是电子做载流子，



资料来源: 华中科技大学，刘世元，电子工业专用设备

CMOS工作原理 (5)

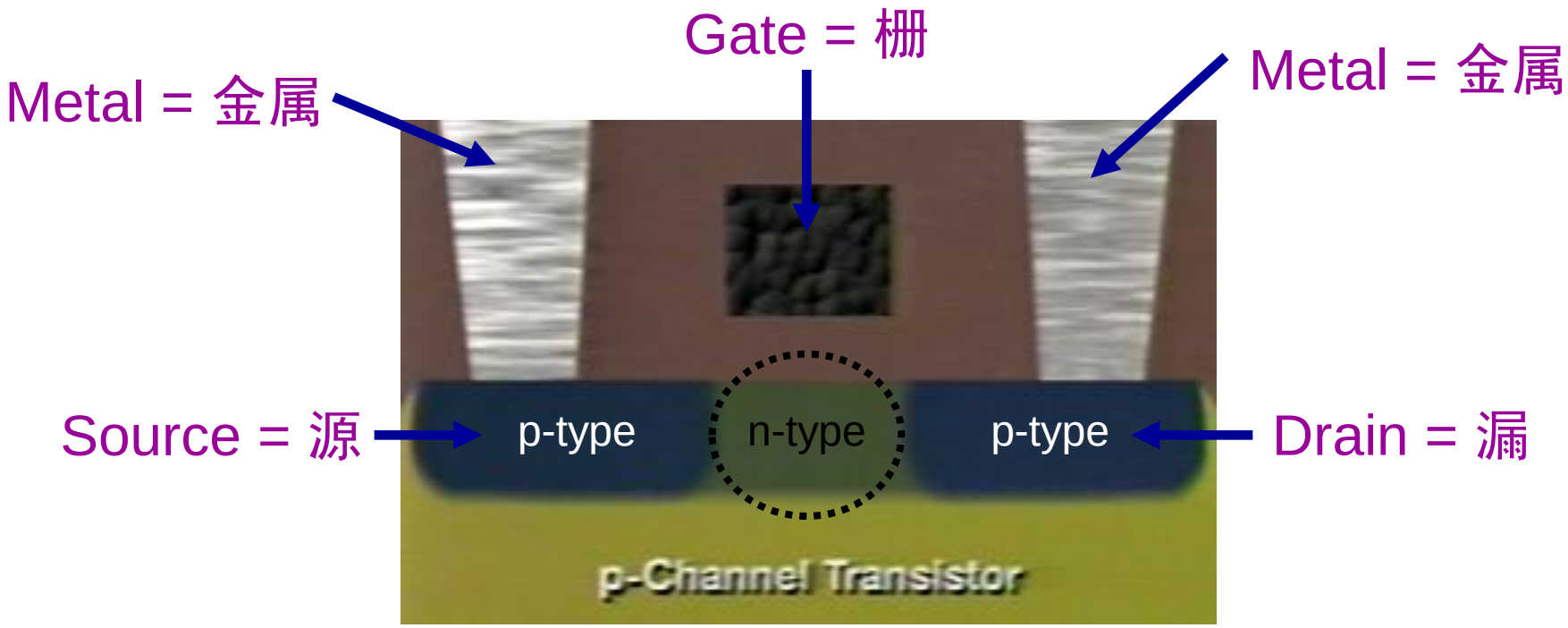
- N-MOS电路 (4)



资料来源: 华中科技大学，刘世元，电子工业专用设备

CMOS工作原理 (6)

- P-MOS电路 (1)



资料来源: 华中科技大学，刘世元，电子工业专用设备

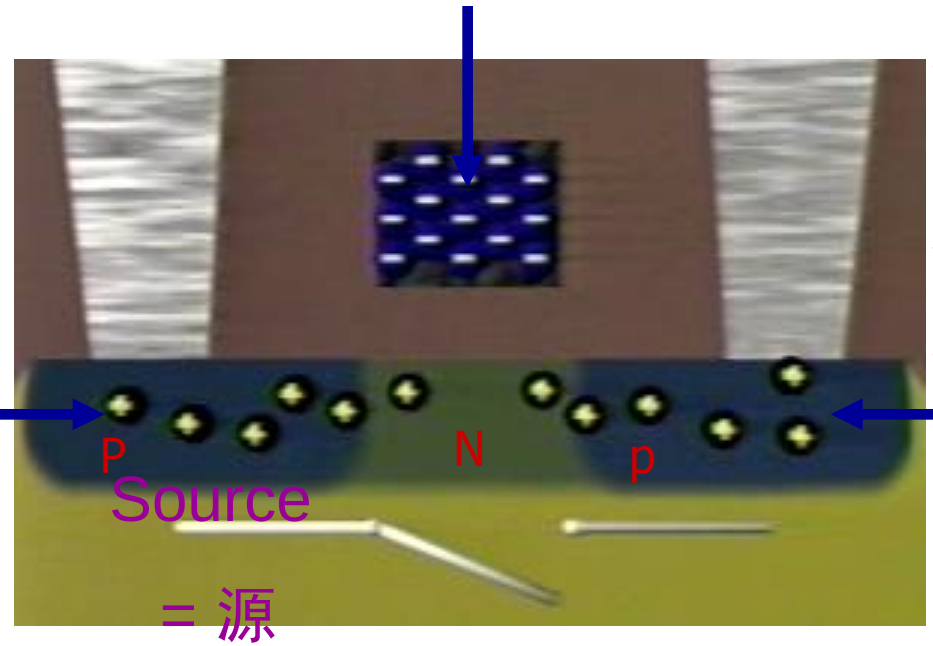
CMOS工作原理 (7)

- P-MOS电路 (2)

源、漏极之间，隔着N区，无法导通
栅极加负压，把N区的电子都排斥到远处
把N区的空穴都吸引到界面
这个界面上的空穴起到连通
源、漏极的作用，源、漏极
原先都是空穴做载流子，正好
合适

或者从PN结的内建电场的角度理解
栅极加负压，吸引了很多空穴过来，把PN
结界面上N区处的电子给中和了，内建电场消失
只在上界面，与左右两处P区交界处才有该现象
所以电流只走界面

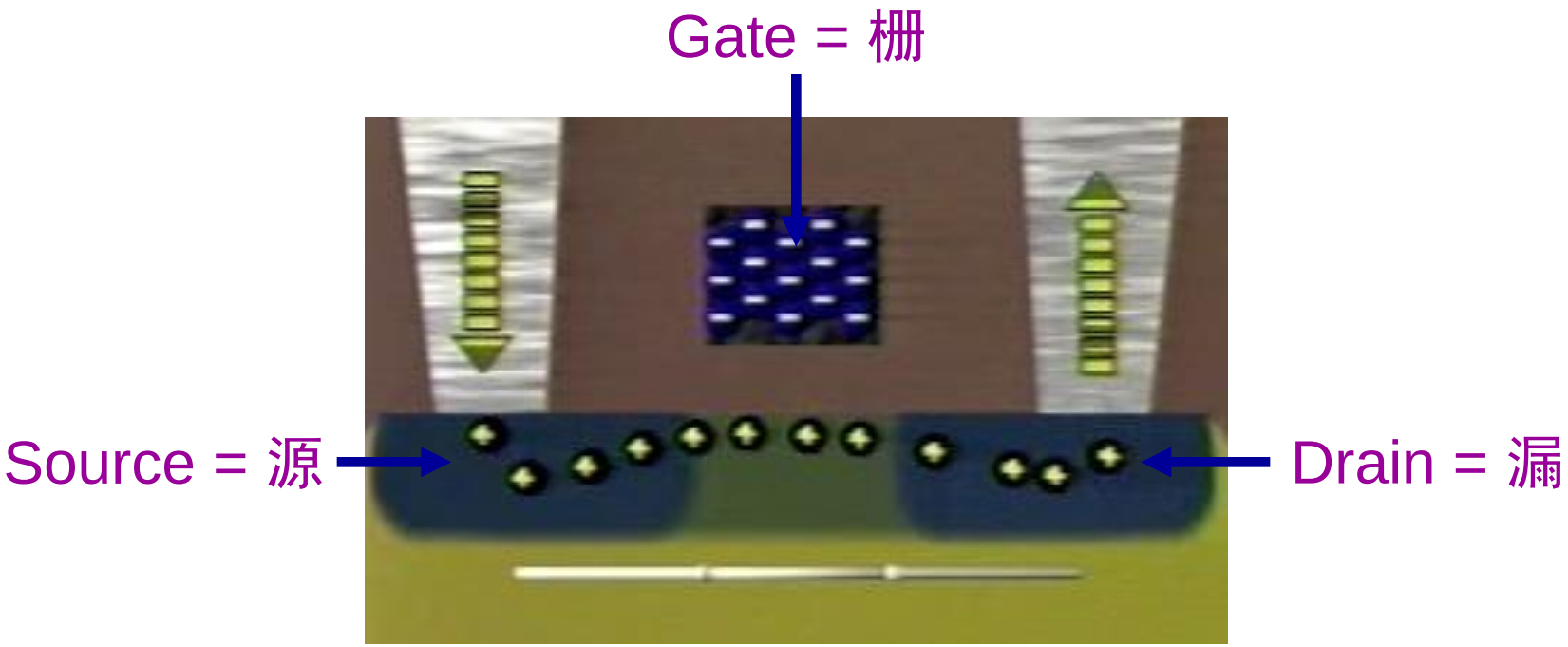
栅极加正压，把N区的空穴都排斥到远处
把N区的电子都吸引到界面
这个界面上的电子起到隔断
源、漏极的作用，源、漏极
原先都是空穴做载流子



资料来源: 华中科技大学，刘世元，电子工业专用设备

CMOS工作原理 (8)

- P-MOS电路 (3)



资料来源: 华中科技大学，刘世元，电子工业专用设备

重点内容：结型晶体管的结构和类型（三大类）

1. 三个类型结型晶体管的结构

Q1 为什么要有SiO_2绝缘层？

Q2 为什么要用high-K材料？

Q3 为什么要用金属栅极？

Q4 Trigate的结构特点，优势的来源？

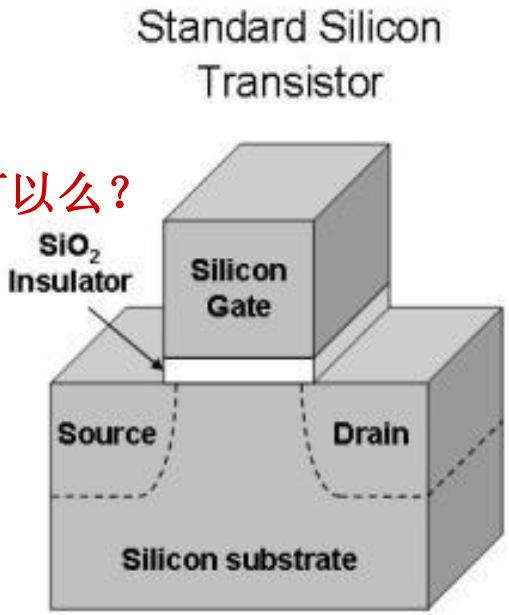
Q5 14nm与22nm的比较，及其先进之处？

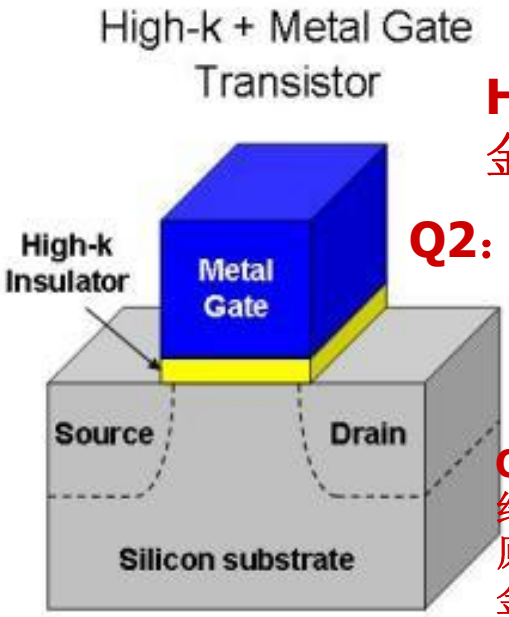
http://server.it168.com/a2011/0921/1249/000001249895_all.shtml

http://www.beareyes.com.cn/2/lib/201106/17/20110617130.htm

普通硅晶体管

Q1：没有绝缘层可以么？



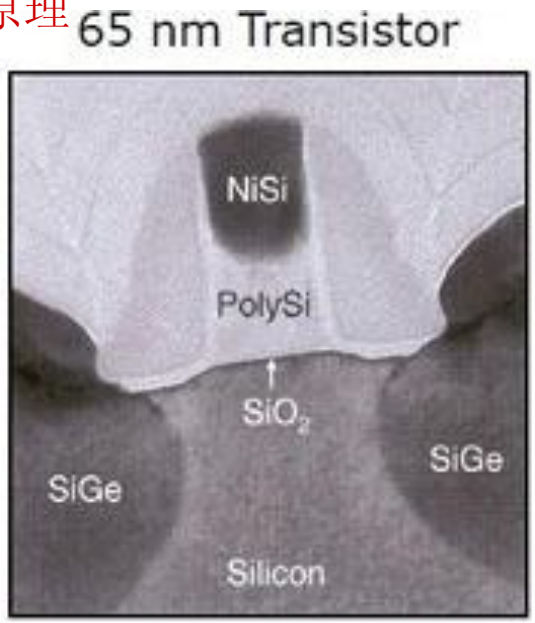


High-K
金属栅晶体管

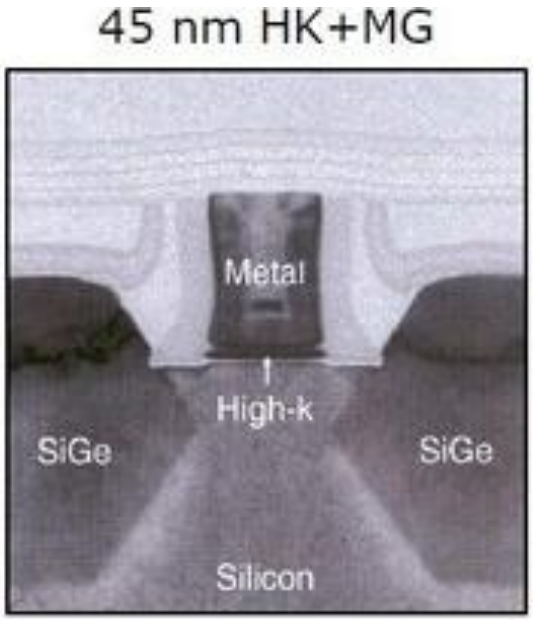
Q2：为什么要high K？

Q3：为什么要金属栅极？
绝缘层变成铪的氧化物
原先的材料不兼容，只能
金属层可以。

视频离子注入
3′40—7′10
介绍晶体管工作原理



SiO_2 dielectric
Polysilicon gate electrode



Hafnium-based dielectric
Metal gate electrode

金属层是啥？
商业机密

Q1：普通结型晶体管没有绝缘层可以么？

A1：不可以

1.源、漏极，之间如果没有绝缘层，会存在大的漏电流，因为源、漏上有电压差，栅极导电这样会有漏电流

2. 即使把栅极做的比源、漏之间沟道的宽度窄，这样 如果没有绝缘层源、漏之间也不会通过栅极漏电

但是栅极之间与沟道接触会有栅极漏电流，向下

3. 另一方面，如果没有绝缘层，则栅极与沟道接触加电压时，载流子会跑到栅极上更加分散，难以形成表面电流

Q2：为什么要**high K**？

A2：见论文高**K**金属栅极和**45**纳米**.pdf**

晶体管越做越小，源、漏之间的距离也越来越小

SiO2层已经很薄了，薄到只有几个原子层，不能再薄

2. High K层有几个作用

1）绝缘作用：减小源、漏之间的漏电流；减小栅极漏电流

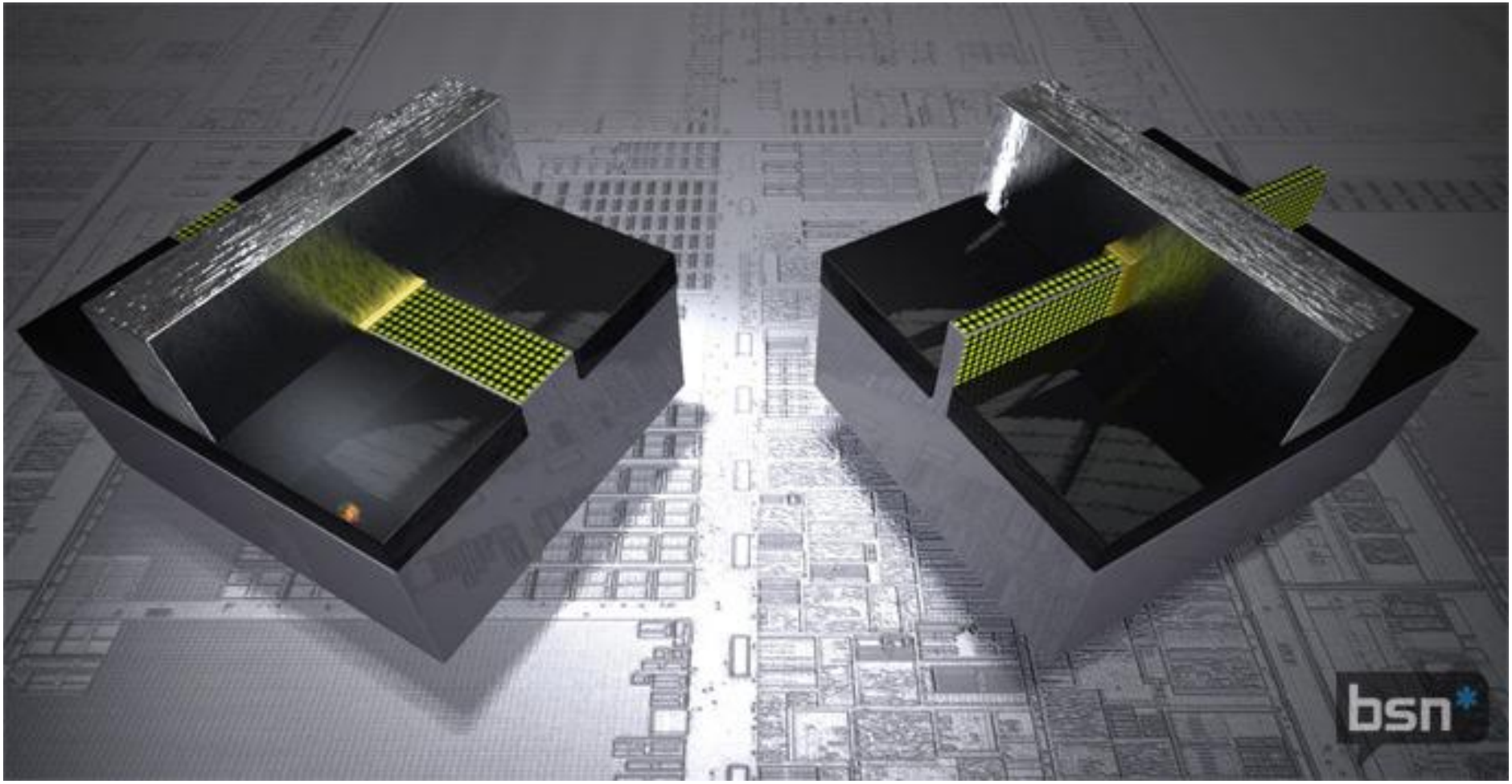
2）阻隔作用：如果没有绝缘层，则栅极加电压后，沟道载流子会流向栅极，起不到开关电流的作用

3. 为什么要高绝缘 **high K?** 氧化铪， **Ha**

1) 绝缘性能好，漏电流小

2) High K，介电常数大，栅极的电场无法直接作用到沟道上，需要通过绝缘层的极化作用，将电极的影响，加到沟道上。**SiO2**的介电常数不大，氧化铪的介电常数很大，这样在同样厚度下，加相同的电压，**high K**上会极化的更厉害，将栅极电场的作用更好的传递到沟道上。

3）源、漏之间的漏电流小了；栅极漏电流小了

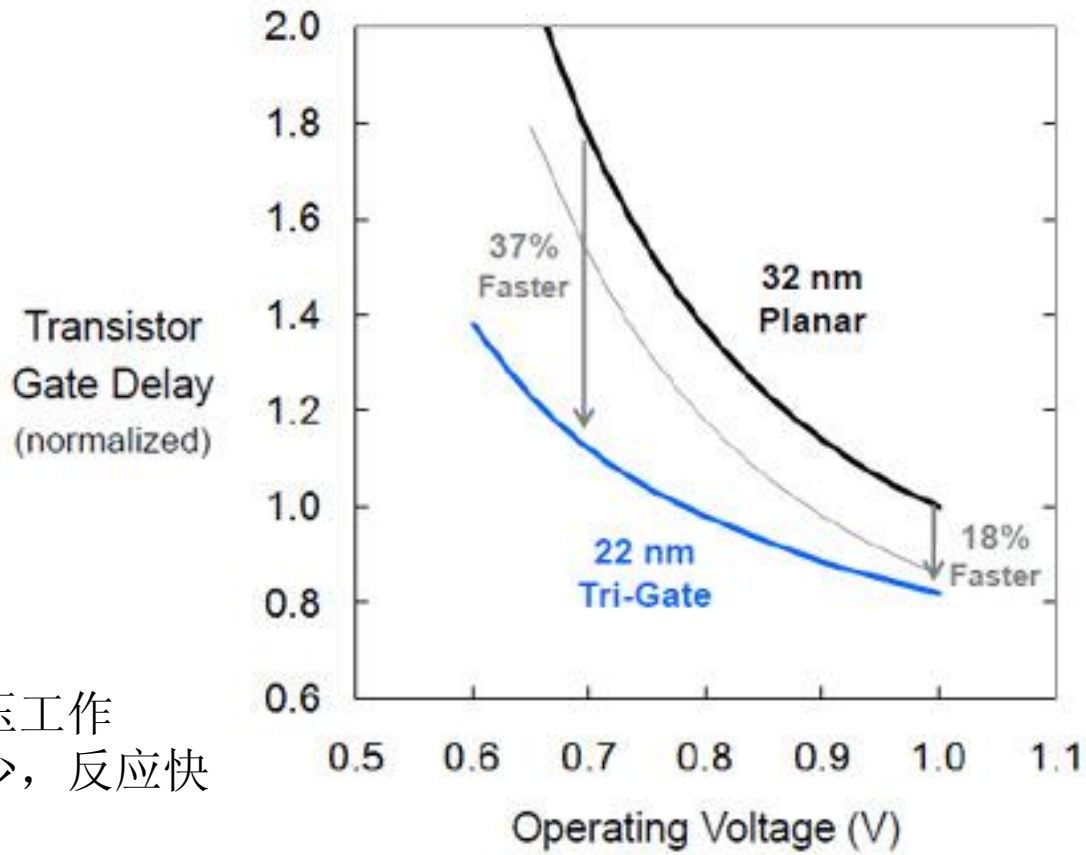


On the Left: Conventional Planar Transistor; Tri-Gate Transistor on the Right
左,常规平面晶体管 右, Tri-Gate 三栅极晶体管

- 用文档"Intel 22nm Tri-Gate chip 2012"介绍Intel 22纳米 三栅晶体管芯片工艺

http://www.brightsideofnews.com/news/2011/5/6/intel-manufacturing-event-in-munich-22nm-breakthrough-analyzed.aspx

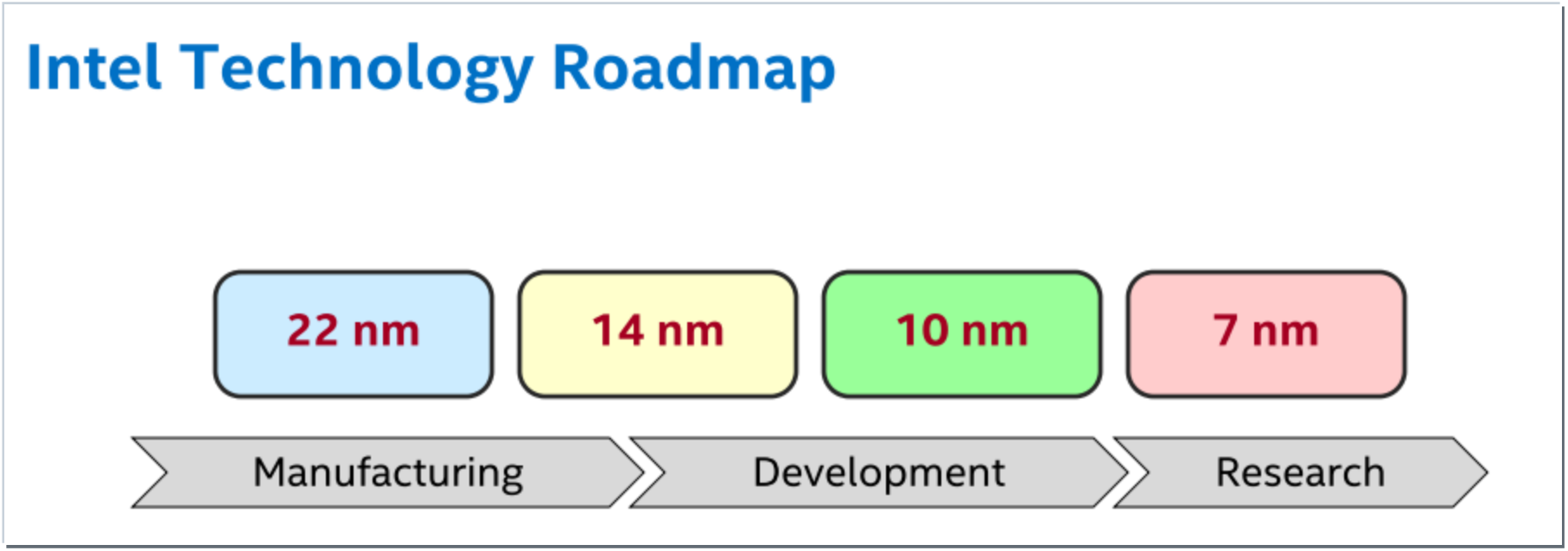
Transistor Gate Delay



- 低电压工作
- 延迟少，反应快

22 nm Tri-Gate transistors provide improved performance at high voltage and an *unprecedented* performance gain at low voltage

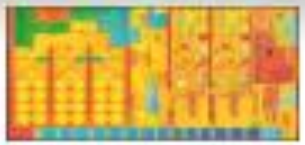
http://www.brightsideofnews.com/news/2011/5/6/intel-manufacturing-event-in-munich-22nm-breakthrough-analyzed.aspx



Intel，14 nm introduction

Intel，14 nm Process Technology: Opening New Horizons

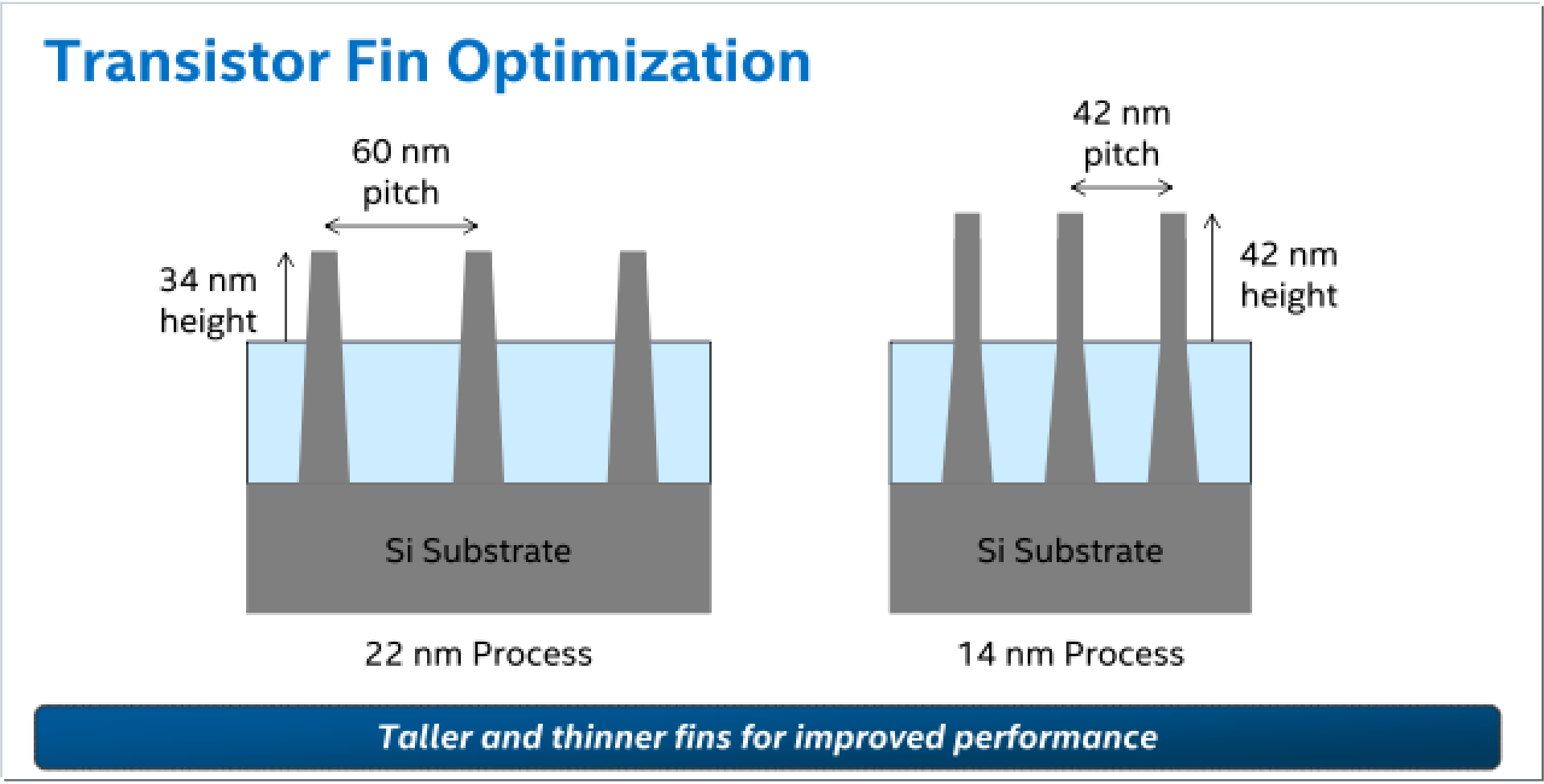
14nm Intel Core™ M Processor



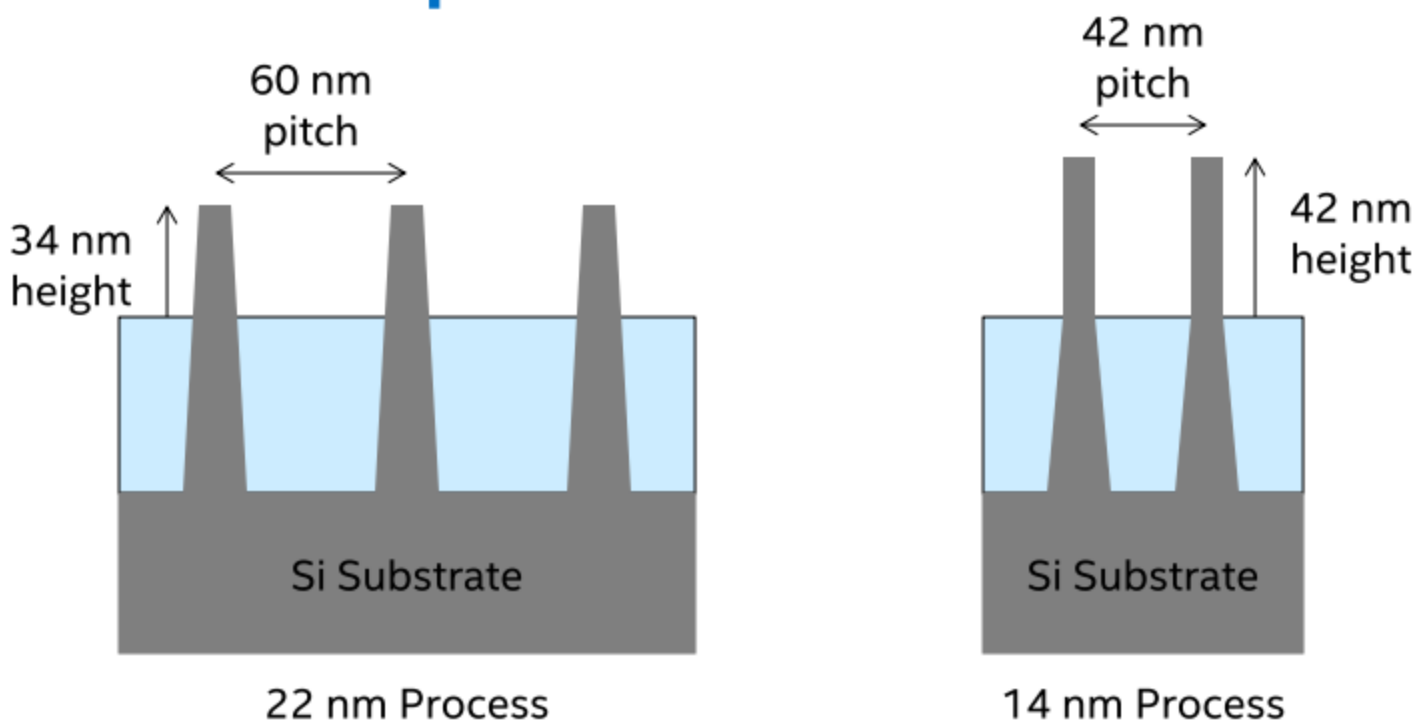
1.3 billion transistor

82 mm^2 die size

14nm 22nm晶体管 结构示意图



Transistor Fin Optimization



Reduced number of fins for improved density and lower capacitance

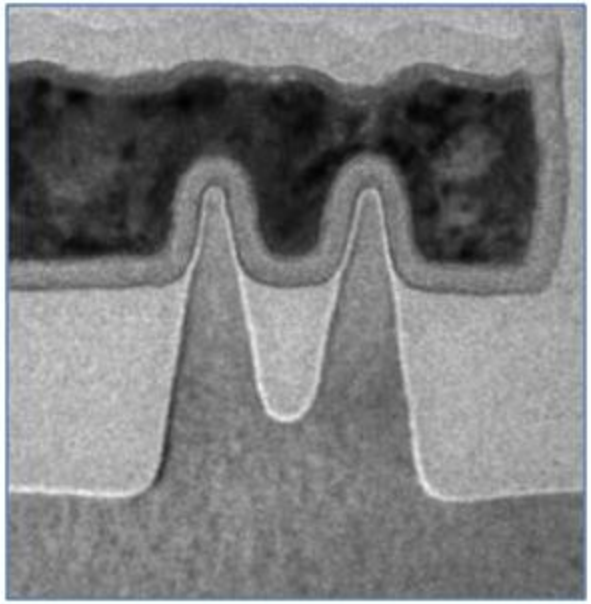
14nm 22nm晶体管 结构图

SoC Power Reduction

$$Power = Active\ Power\ (C_{dyn}V^2F) + Leakage\ Power$$

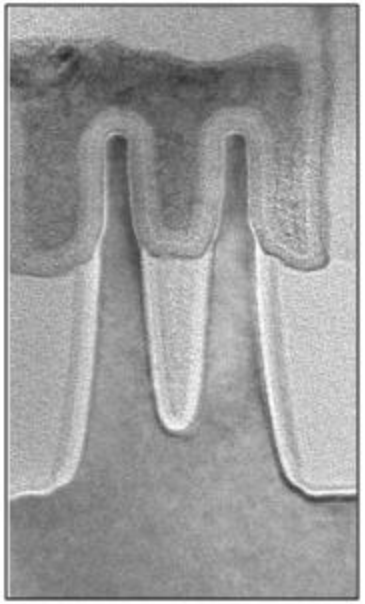
Active Power Reduction:

Leakage Power Reduction:



22 nm Process

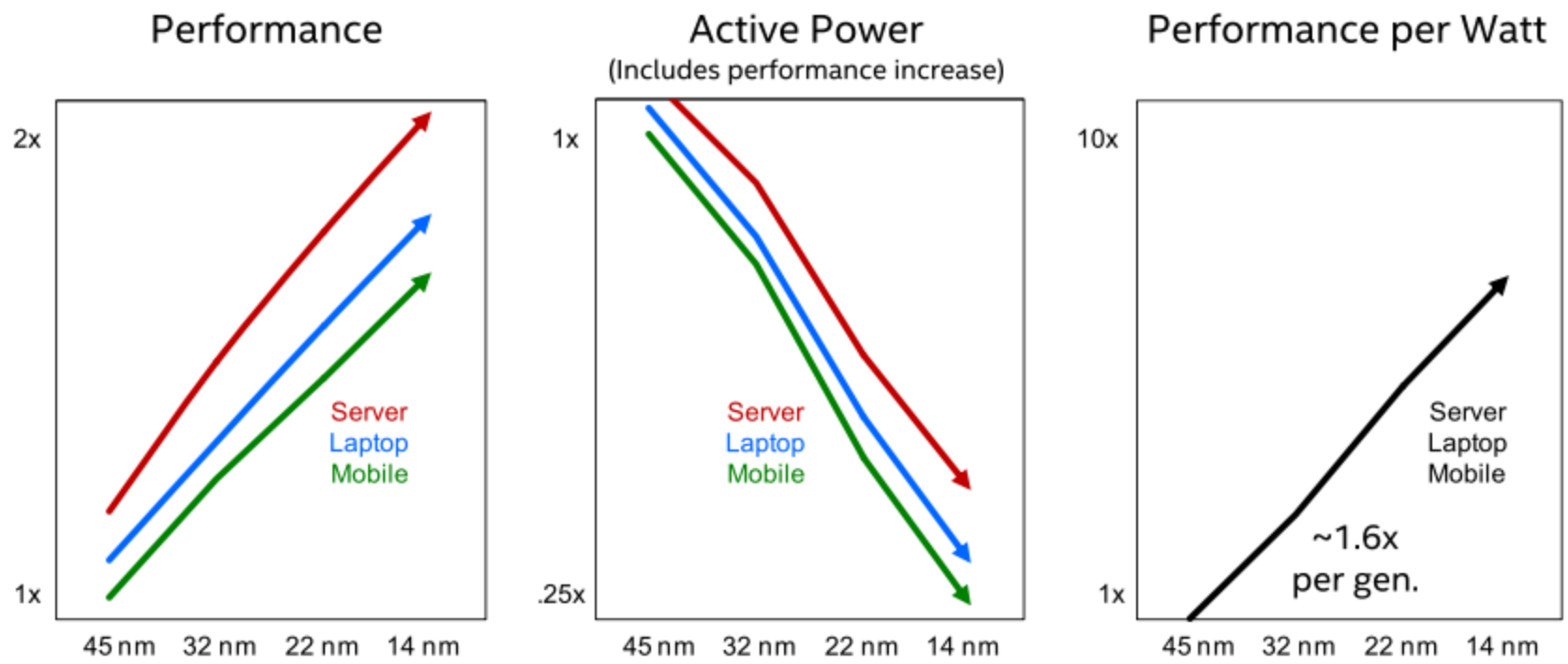
1st generation Tri-gate



14 nm Process

2nd generation Tri-gate

Product Benefits 14nm 技术优势的效果



New technology generations provide improved performance and/or reduced power, but the key benefit is improved performance per watt

Intel® Core™ M Processor Improvements

- Enables ≤9mm Fanless 2-in1's for the First Time on the Intel Core™ Roadmap
- Greater than 2X reduction in TDP with better performance vs. Haswell-Y
- 50% Smaller Package (XY), 30% Thinner
- 60% Lower SOC Idle Power for Increased Battery Life

重点内容：制造晶体管的工艺过程

1. 视频，初步介绍

1) From sand to chip， Intel 普通

2) From sand to chip， Intel 22nm

2. PPT 5页，进一步介绍

1) IC生产流程图和产品, 3页

2) 硅片工艺及解释, 2页，三大类, 七个基本工艺

3. MOS工艺简介.PDF （深入，必须掌握）

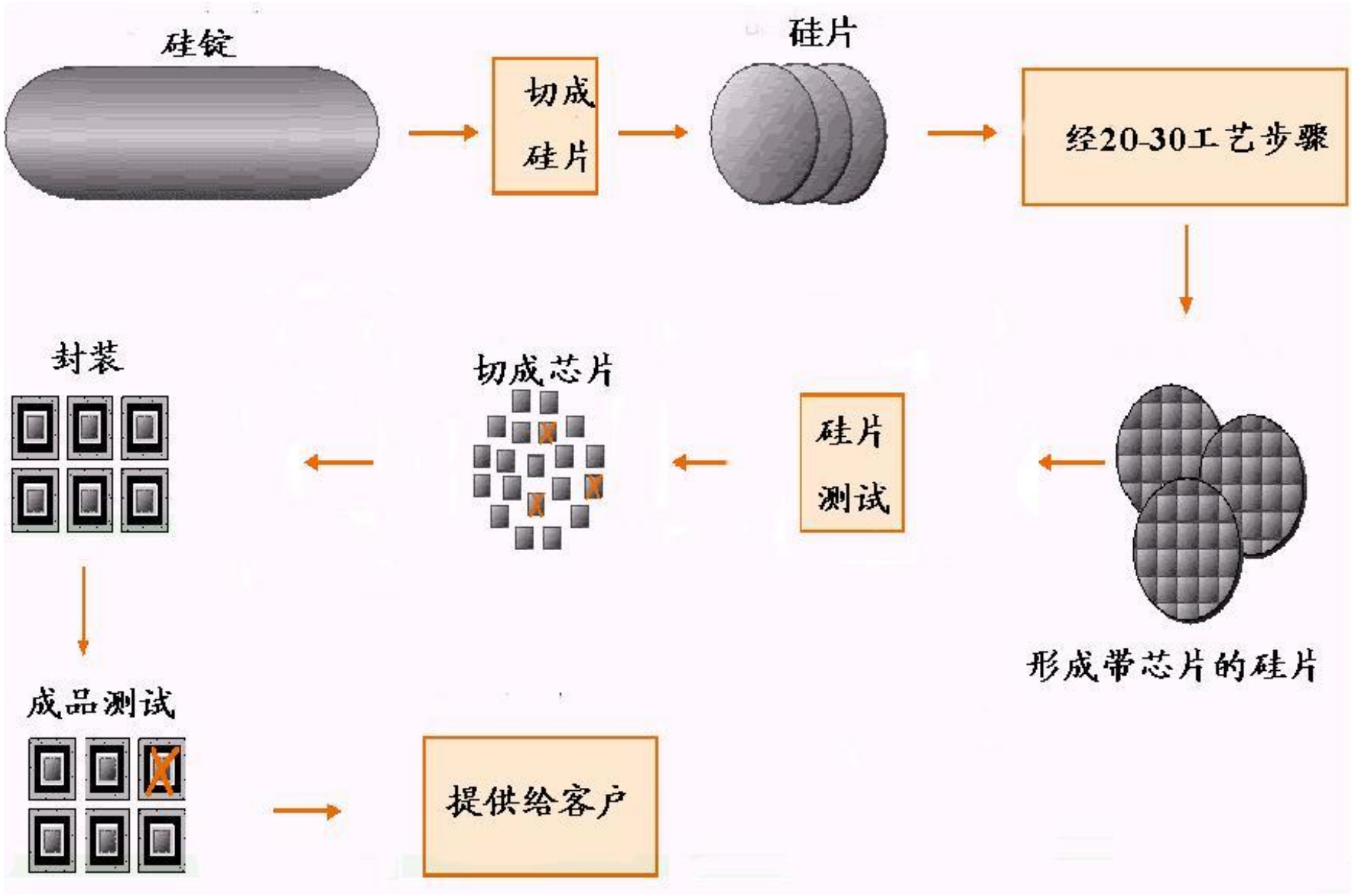
4. 视频，加深三大类, 七个基本工艺

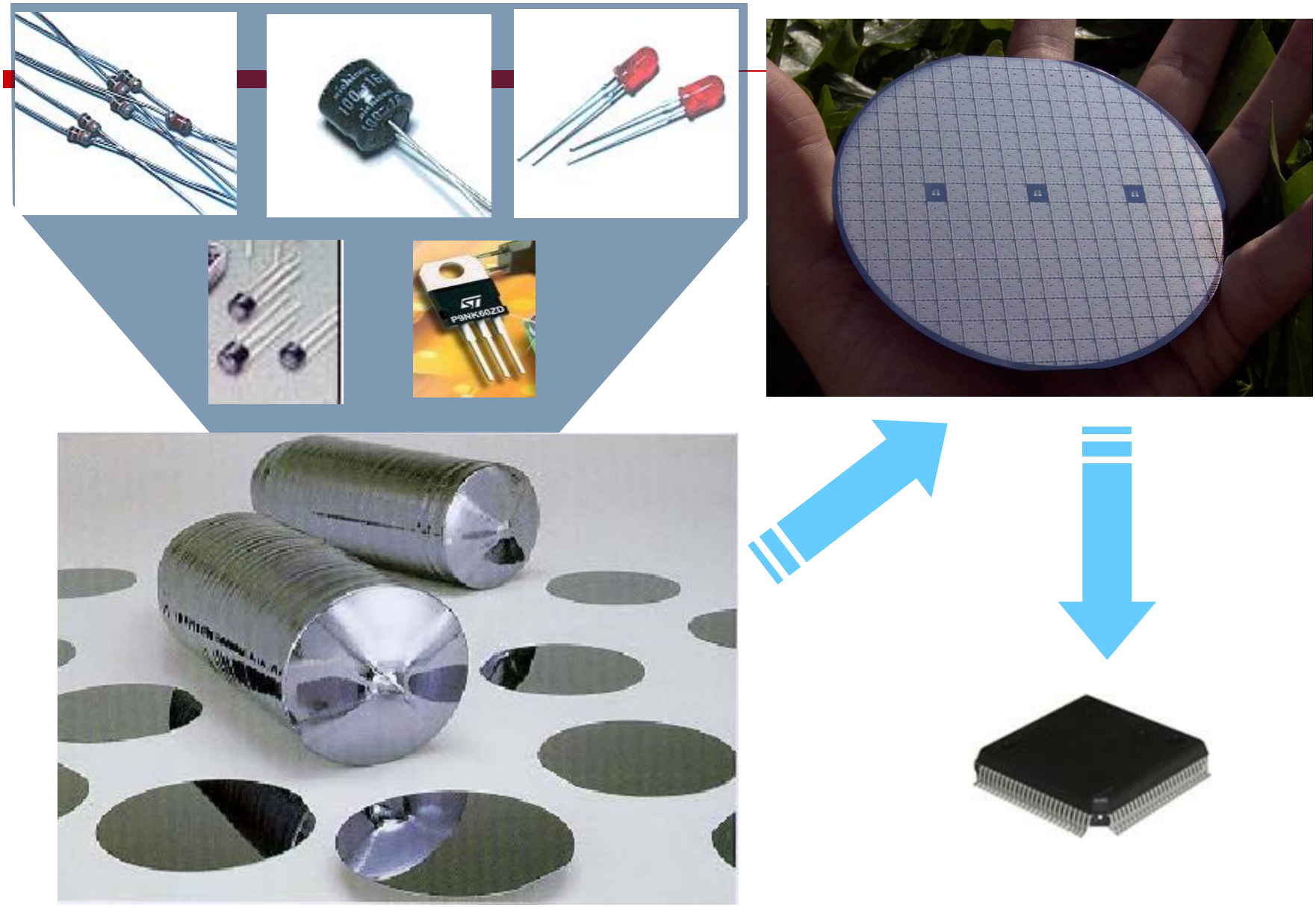
1) 芯片制作工艺 How Microchips are made

晶体管制造工艺说明

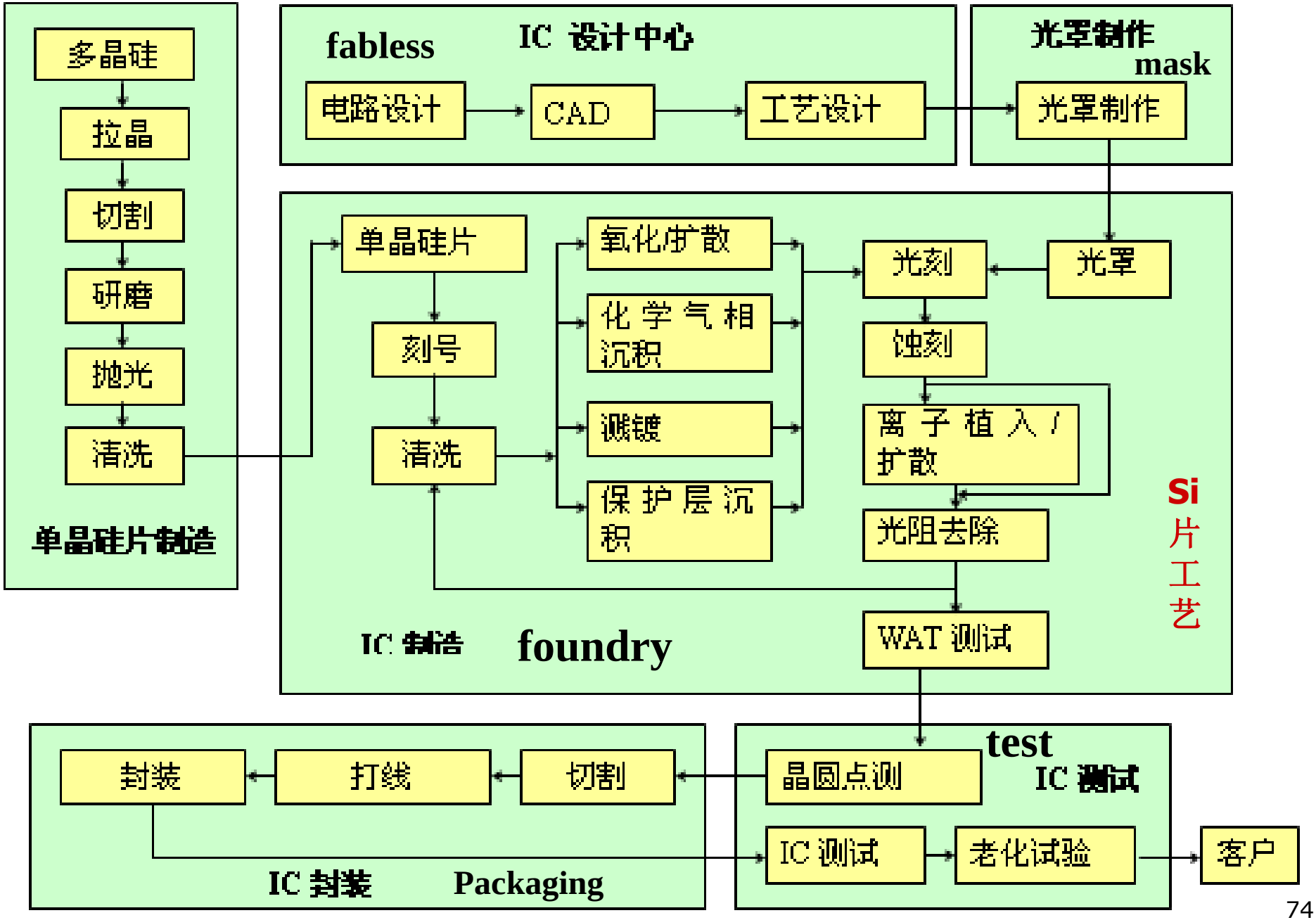
- ? 寻找
- 用文档“Intel High-K 32nm chip 2011”介绍High-K 金属栅极晶体管芯片工艺

集成电路制造工艺概述




P9NK60ZD

集成电路（IC）生产流程图



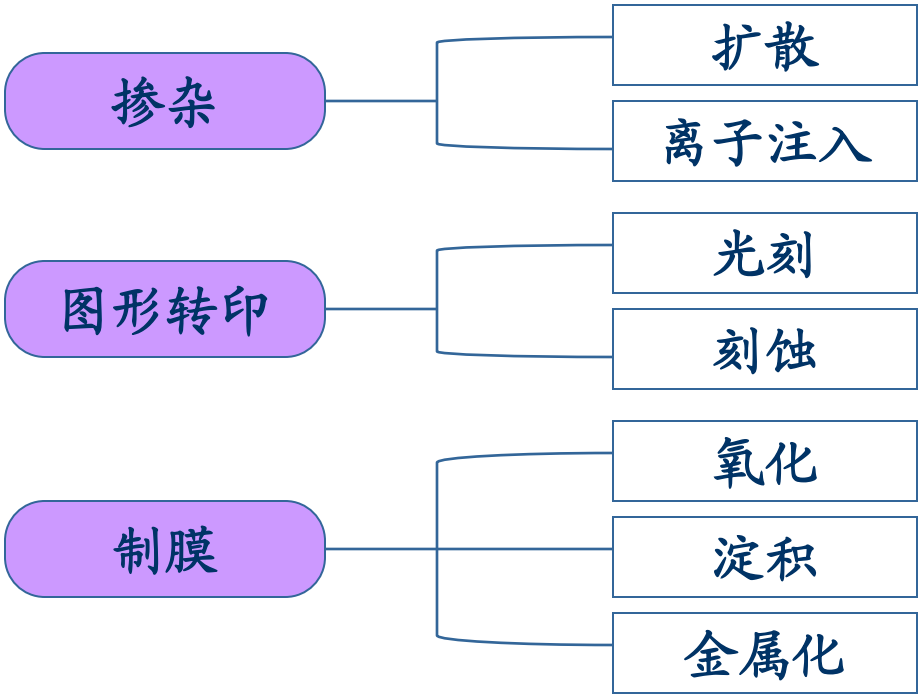
硅片工艺/芯片工艺

- 硅片工艺：将器件做在半导体衬底上的过程
- 按工作任务分为三大类，包括七个基本工艺

•Doping
Diffusion
Ion implantation

•Patterning
lithography
etch

•Laying
Oxidation
Depostion
metalation



硅片工艺

- **1. 掺杂**
  - 根据设计的需要，将各种杂质掺杂在需要的位置上，形成晶体管、接触等 **Doping**
  - 离子注入、扩散 、退火
- **2. 图形转换**
  - 将设计在掩膜版(类似于照相底片)上的图形转移到半导体单晶片上 **Patterning**
  - 光刻：接触光刻、接近光刻、投影光刻、电子束光刻
  - 刻蚀：干法刻蚀、湿法刻蚀
- **3. 制膜：制作各种材料的薄膜 Laying**
  - 氧化：干氧氧化、湿氧氧化等
  - **CVD**化学气相沉积：**APCVD**、**LPCVD**、**PECVD**
  - **PVD**物理气相沉积：蒸发、溅射

- 以视频"芯片制作工艺How Microchips are made" 分类说明以上各工艺内容

内容：芯片结构

1. PPT，初步介绍

1) 14nm Intel CoreTM M Processor 四级结构,一页

晶体管、晶片、芯片、集成电路板

2) 芯片封装结构,两页

外引线、内引线

BGA、 焊球、焊盘、硅穿孔

3)芯片的立体结构

2. 拓展视频, PPT 3页，进一步介绍

1)技嘉主板生产参观

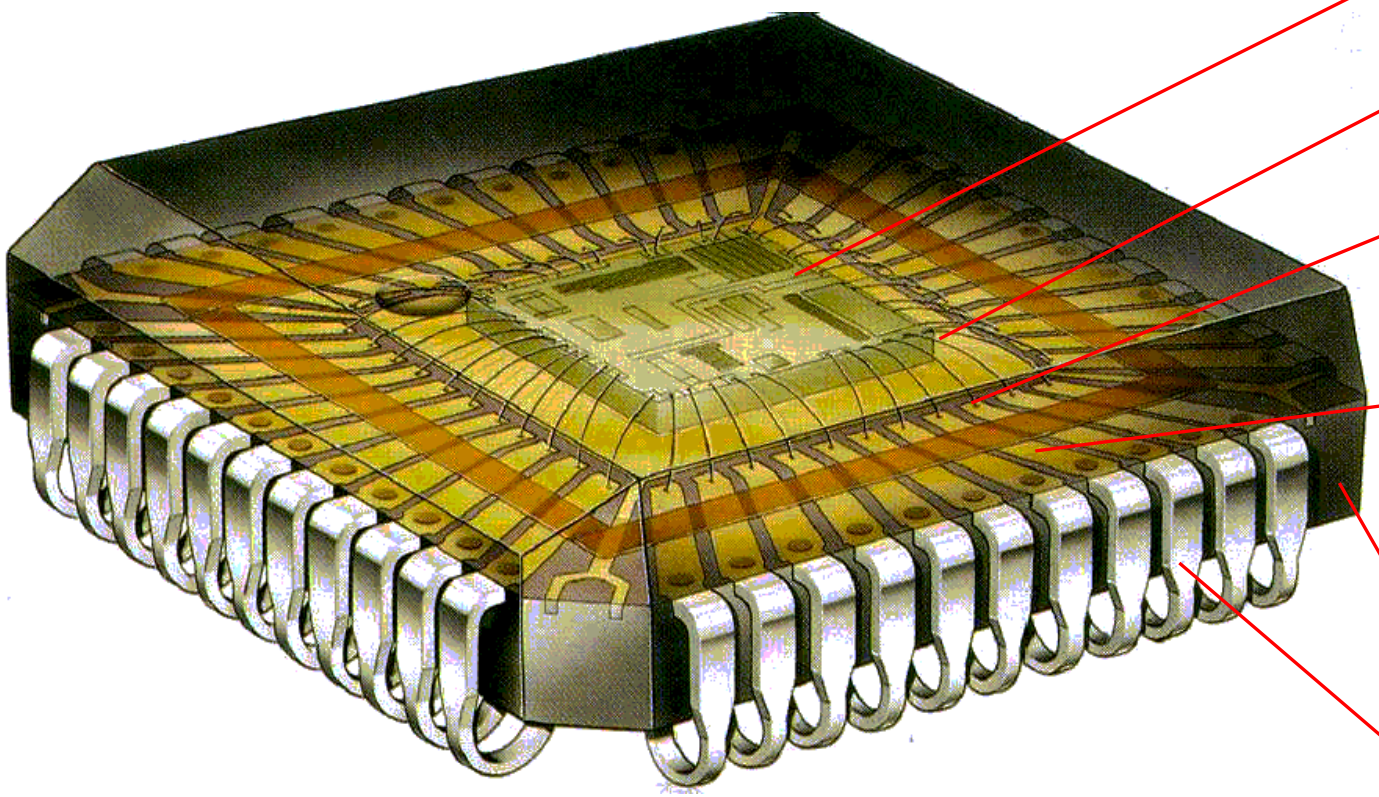
How to make a motherboard in a Gigabyte Factory

14nm Intel Core™ M Processor

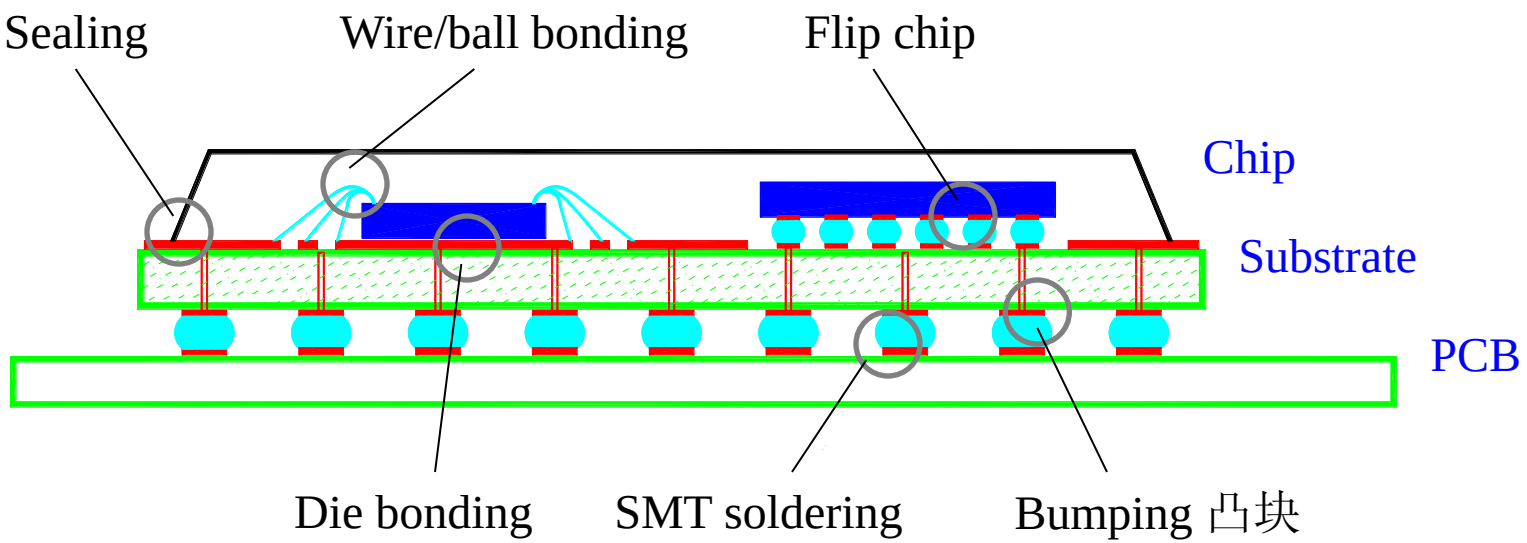
1.3 billion transistor
82 mm^2 die size

IC封装工艺

集成电路器件的内部结构



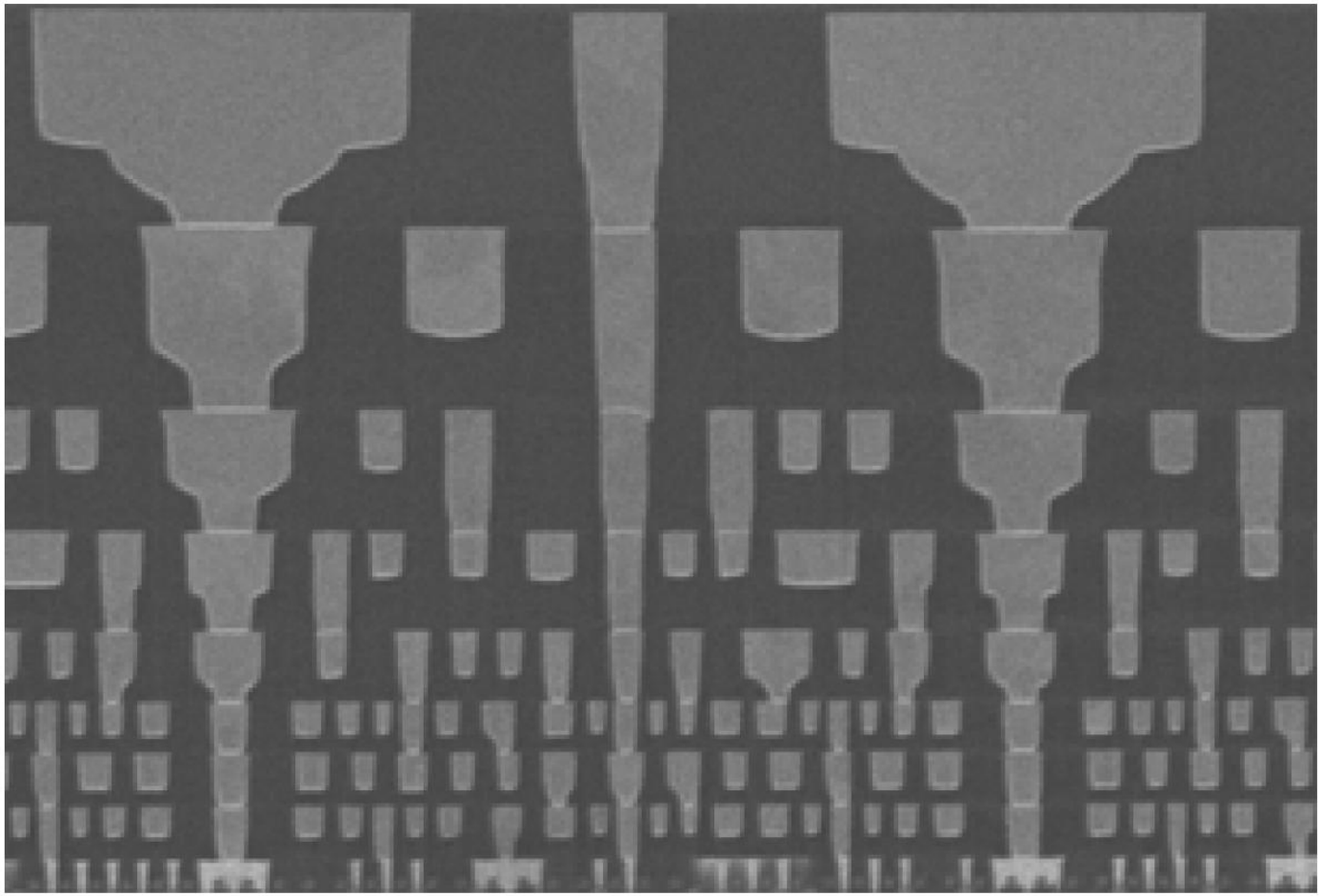
组装与封装中的关键工艺



- 失效原因的**60-80%**在互连接头
- 互连成为器件结构的一部分，决定器件的性能和可靠性
- 保证电气性能使互连接头力学结构合理
- 小型化对互连接头更苛刻的要求

—封装业—

Intel’s 45nm Chip

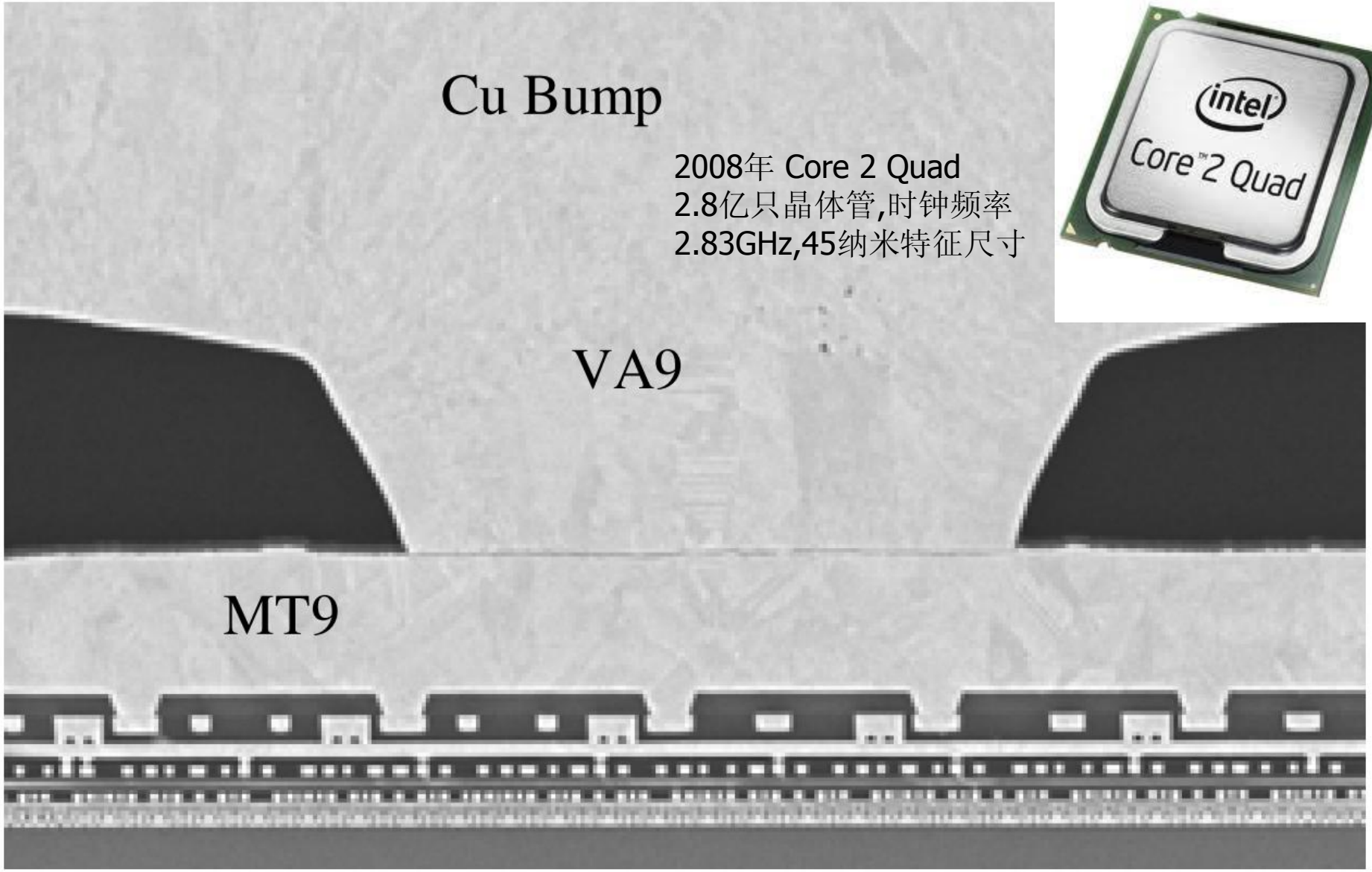


SEM image of interconnect stack up to MT8

2008年 Core 2 Quad
2.8亿只晶体管,时钟频率
2.83GHz,45纳米特征尺寸

Process and Electrical Results for the On-die Interconnect Stack for Intel’s 45nm Process Generation

Intel Technology Journal, Volume 12, Issue 2, 2008, P87-92



SEM image detailing the MT9 and VA9 layers

Process and Electrical Results for the On-die Interconnect Stack for Intel's 45nm Process Generation

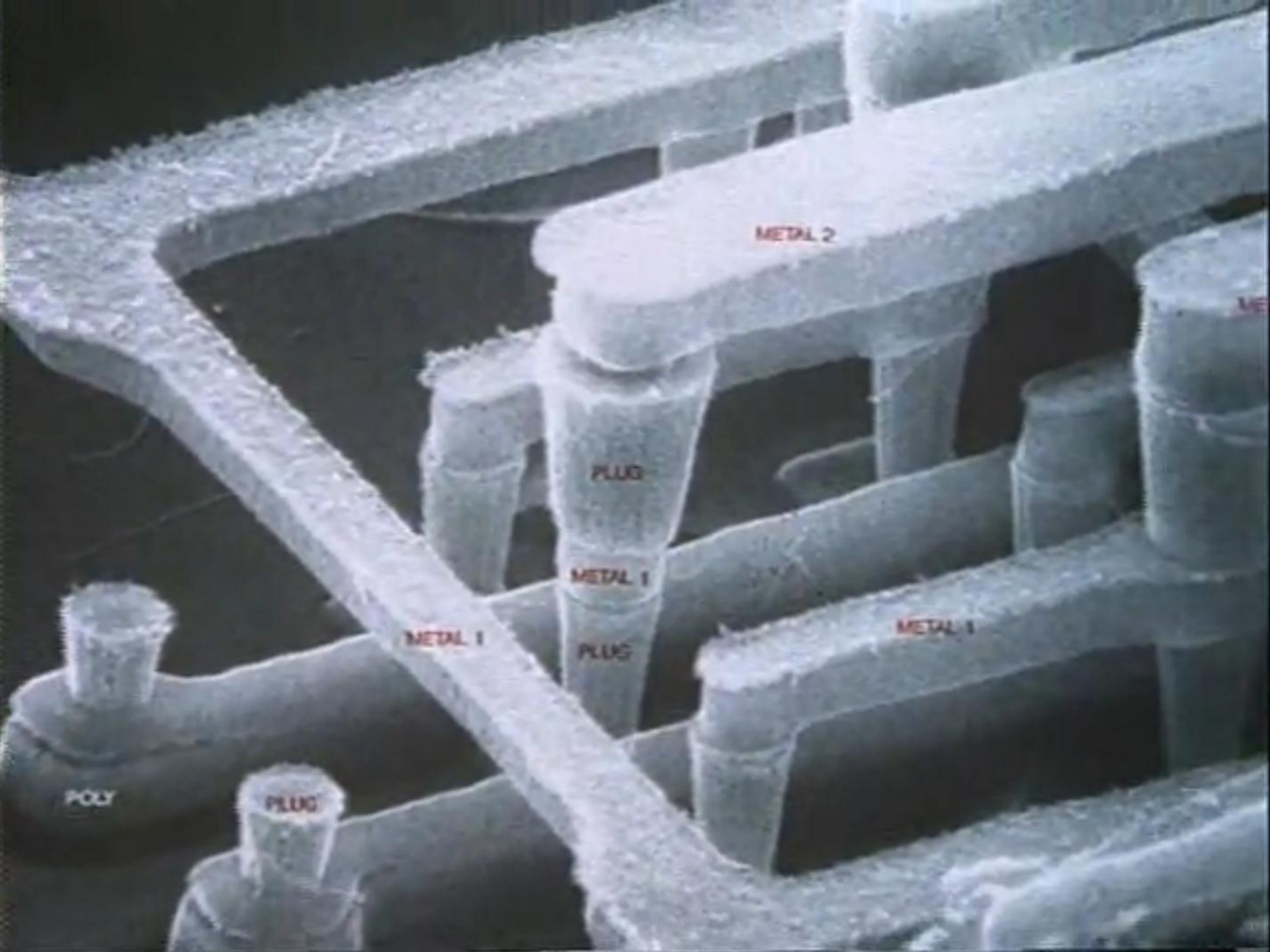
Intel Technology Journal, Volume 12, Issue 2, 2008, P87-92

Layer material, pitch, thickness and aspect ratio

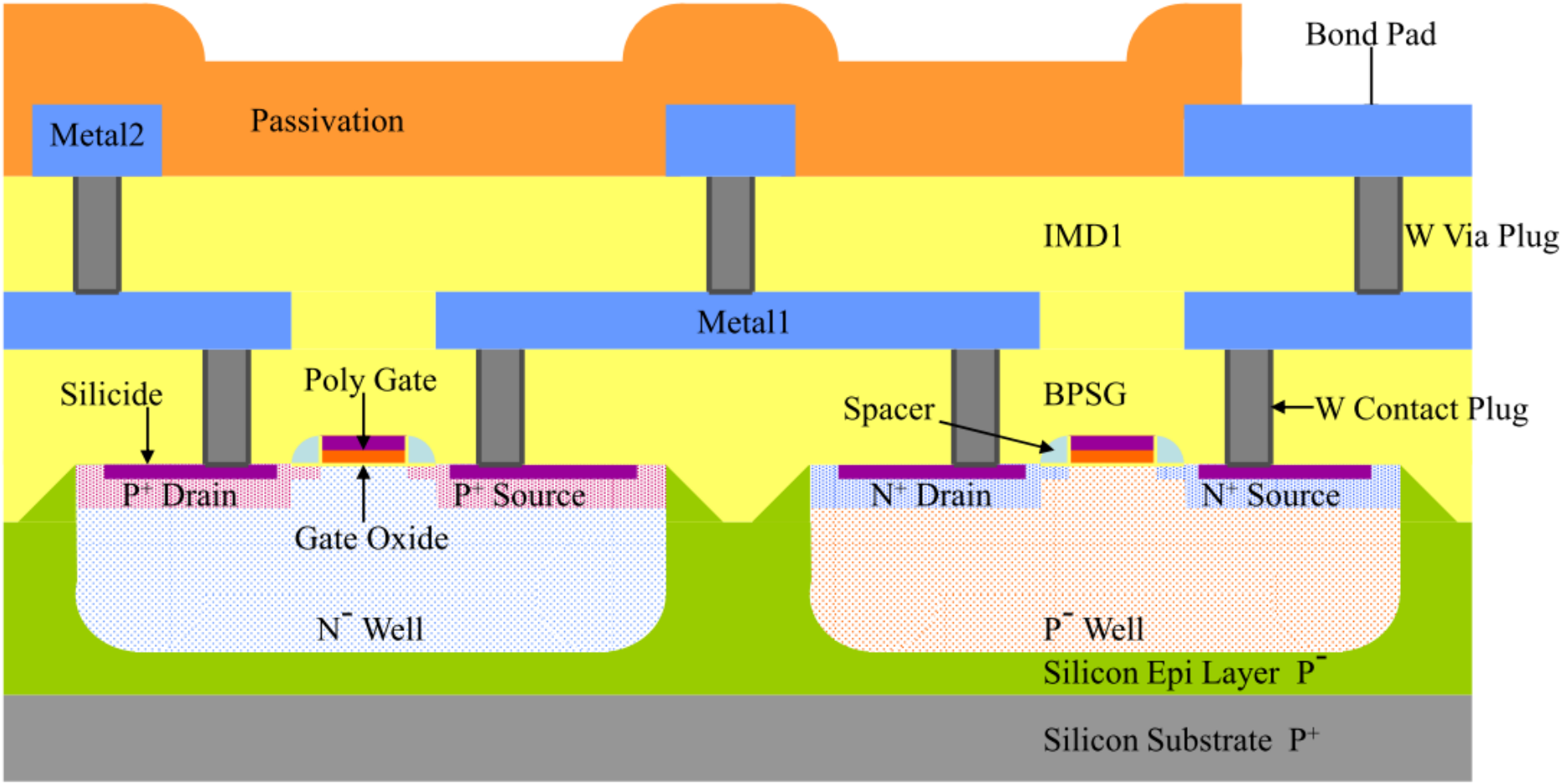
Layer	Dielectric Material	Pitch (nm)	Thick (nm)	Aspect Ratio
Metal 1	Low k	160	144	1.8
Metal 2	Low k	160	144	1.8
Metal 3	Low k	160	144	1.8
Metal 4	Low k	240	216	1.8
Metal 5	Low k	280	252	1.8
Metal 6	Low k	360	324	1.8
Metal 7	Low k	560	504	1.8
Metal 8	SiO_2	810	720	1.8
Metal 9	Polymer	30.5μm	7μm	0.4

Process and Electrical Results for the On-die Interconnect Stack for Intel's 45nm Process Generation

Intel Technology Journal, Volume 12, Issue 2, 2008, P87-92


METAL 2
PLUG
METAL 1
METAL 1
PLUG
METAL 1
POLY
PLUG

CMOS结构剖面图


Bond Pad
Metal2
Passivation
IMD1
W Via Plug
Metal1
Silicide
Poly Gate
Spacer
BPSG
W Contact Plug
P+ Drain
P+ Source
N+ Drain
N+ Source
Gate Oxide
N- Well
P- Well
Silicon Epi Layer P-
Silicon Substrate P+

拓展部分_封装工艺视频

- 封装工艺介绍 技嘉主板生产参观
- How to make a motherboard in a Gigabyte Factory

小结

- 晶体管有关的几个名词
- 普通晶体管工艺
- High-K金属栅晶体管工艺
- 三栅晶体管工艺
- 晶片剖面图
- 硅片工艺各基本环节
- 封装工艺

致谢

- 哈尔滨工业大学 张威

- 本资料仅作教学之用，部分资料来源网络
- 如转载请注明，哈尔滨工业大学（威海）王华涛